

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2000/262070
PUBLICATION DATE : 22-09-00

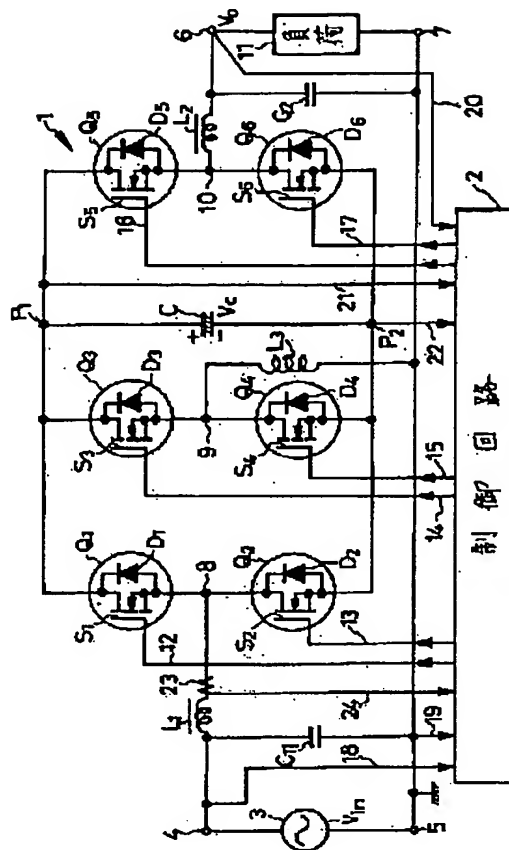
APPLICATION DATE : 10-03-99
APPLICATION NUMBER : 11063820

APPLICANT : SANKEN ELECTRIC CO LTD;

INVENTOR : MORITA KOICHI;

INT.CL. : H02M 7/5387 H02M 7/48

TITLE : POWER CONVERTER



ABSTRACT : PROBLEM TO BE SOLVED: To obtain a single-phase or multiple-phase power converter, capable of obtaining a plurality of output levels easily and of effecting power factor improvement easily.

SOLUTION: A series circuit of first and second switches Q1, Q2, a series circuit of third and forth switches Q3, Q4, a series circuit of fifth and sixth switches Q5, Q6 and a capacitor C are connected parallel to each other. One terminal 4 of an AC power supply 3 is connected to the mid point of the first and second switches Q1, Q2 via a first reactor L1. A load 11 is connected between the middle point of the fifth and sixth switches Q5, Q6 and the other terminal 5 of the AC power supply 3 via a second reactor L2. The middle point of the third and forth switches Q3, Q4 are connected to the terminal 5 of the AC power supply 3. The control of the first to sixth switches Q1-Q6 is changed over to obtain a non-conversion mode, in which an output voltage V0 is equalized to an input AC voltage Vin, a step-down mode in which V0 is made lower than the Vin, and a step-up mode, in which V0 is made higher than the Vin. A resonance circuit for soft switching is connected between DC lines.

COPYRIGHT: (C)2000,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-262070

(P2000-262070A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl.⁷

H 0 2 M 7/5387
7/48

識別記号

F I

H 0 2 M 7/5387
7/48

テームト* (参考)

Z 5 H 0 0 7
E

審査請求 有 請求項の数 8 O L (全 24 頁)

(21) 出願番号 特願平11-63820

(22) 出願日 平成11年3月10日 (1999.3.10)

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 森田 浩一

埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内

(74) 代理人 100072154

弁理士 高野 則次

Fターム(参考) 5H007 AA02 AA03 CA02 CB05 CB22

CC03 CC12 DA03 DA05 DA06

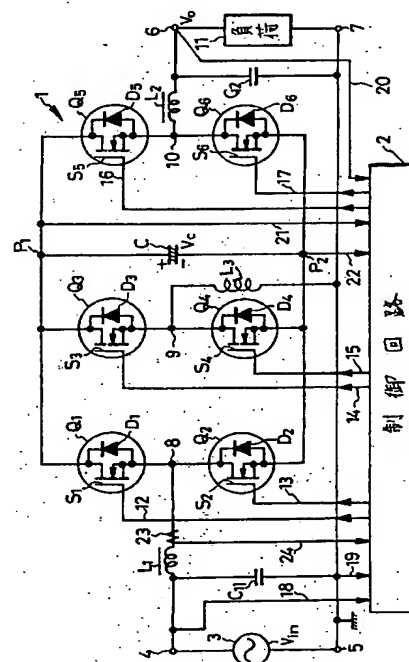
DB01 DC02 DC04 DC05 EA03

(54) 【発明の名称】 電力変換装置

(57) 【要約】

【課題】 電圧レベル非変換モード、降圧モード、昇圧モードを選択的に得ることができる電力変換装置において、更に効率を向上させることが要求されている。

【解決手段】 第1及び第2のスイッチQ1、Q2の直列回路、第3及び第4のスイッチQ3、Q4の直列回路、第5及び第6のスイッチQ5、Q6の直列回路、及びコンデンサCを互いに並列に接続する。交流電源3の一方の端子4を第1のリアクトルL1を介して第1及び第2のスイッチQ1、Q2の midpoint に接続する。第5及び第6のスイッチQ5、Q6の midpoint と交流電源3の他方の端子5との間に第2のリアクトルL2を介して負荷11を接続する。第3及び第4のスイッチQ3、Q4の midpoint と交流電源3の他方の端子5とを接続する。出力電圧V0を入力交流電圧V_{in}と同じくする非変換モード、V0をV_{in}よりも低くする降圧モード、V0をV_{in}よりも高くする昇圧モードを得るために第1～第6のスイッチQ1～Q6の制御を切替える。直流ライン間にソフトスイッチングのための共振回路を接続する。



【特許請求の範囲】

【請求項 1】 電力変換回路とこの変換回路の制御回路とから成り、

前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続されたコンデンサ又は直流電源と、出力手段とを有し、

前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、

前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、

前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するための

であり、
前記制御回路は、前記交流電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するものである電力変換装置において、前記第1及び第2のスイッチよりも電源側における入力電流と前記第1及び第2の交流電源端子間の入力電圧との位相差を示す信号を形成する位相差信号形成手段と、

前記位相差を示す信号に基づいて前記位相差を低減するように前記第3及び第4のスイッチを制御するスイッチ制御回路とを有していることを特徴とする電力変換装置。

【請求項 2】 電力変換回路とこの変換回路の制御回路とから成り、

前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続されたコンデンサ又は直流電源と、出力手段とを有し、

前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、

前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、

前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するための

であり、
前記制御回路は、前記交流電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するものであって、前記コンデンサ又は直流電源の電圧を検出する直流電圧検出回路と、基準電圧を発生する基準電圧源と、前記直流電圧と前記基準電圧との差に対応する信号を形成する第1の減算器と、前記第1及び第2の交流電源端子間の入力電圧を検出する入力電圧検出回路と、前記入力電圧検出器で検出した入力電圧に対して前記第1の減算器の出力を乗算する乗算器と、前記第1及び第2のスイッチの入力段に流れる入力電流を検出する電流検出器と、前記電流検出器の出力と前記乗算器の出力との差を示す信号を形成する第2の減算器と、前記入力電圧の周期よりも十分に短い周期で三角波電圧を発生する三角波発生器と、前記第2の減算器の出力と前記三角波電圧との比較によって前記第3のスイッチのオン・オフ制御信号を形成するコンパレータと、前記第4のスイッチをオン・オフ制御するために前記第3のスイッチのオン・オフ制御信号と逆位相の信号を形成する逆位相信号形成回路とを備えていることを特徴とする電力変換装置。

【請求項 3】 電力変換回路とこの変換回路の制御回路とから成り、

前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続された変換用コンデンサ又は直流電源と、前記第1、第2、第3、第4、第5及び第6のスイッチに対してそれぞれ並列に接続された寄生容量又はコンデンサと、出力手段とを有し、

前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、

前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、

前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するための

であり、

前記制御回路が、前記交流電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するように構成されている電力変換装置において、

前記変換用コンデンサ又は直流電源に直列にソフトスイッチング用スイッチが接続され、

前記第1、第2及び第3の直列回路の両端間の電圧を選択的に零又はほぼ零にするソフトスイッチング用回路が設けられ、

前記第1、第2、第3、第4、第5及び第6のスイッチの内の少なくとも1つのスイッチのターンオン時点の直前から前記ターンオン時点の直後の所定時点までの所定期間に前記ソフトスイッチング用スイッチをオフ状態に制御する回路が設けられていることを特徴とする電力変換装置。

【請求項4】 電力変換回路とこの変換回路の制御回路とから成り、

前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続された変換用コンデンサ又は直流電源と、出力手段と、前記第1、第2、第3、第4、第5及び第6のスイッチに並列に接続された寄生容量又はコンデンサとを有し、前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、

前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、

前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するためのであり、

前記制御回路が、前記交流電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するように構成されている電力変換装置において、

前記第1、第2及び第3の直列回路に対して並列に第7の

スイッチを介して共振用インダクタと共振用コンデンサとの直列回路が接続され、

前記変換用コンデンサに直列に第8のスイッチが接続され、

前記第1、第2、第3、第4、第5及び第6のスイッチの内の少なくとも1つのスイッチのターンオン時点の直前から前記ターンオン時点の直後の所定時点までの所定期間に前記第7のスイッチをターンオン制御し、前記第7のスイッチのターンオン時点と前記少なくとも1つのスイッチの前記ターンオン時点との間で前記第8のスイッチをターンオフ制御し、前記少なくとも1つのスイッチのターンオン時点よりも後に前記第8のスイッチをターンオン制御し、且つ前記第7のスイッチをターンオフ制御するスイッチ制御回路が設けられていることを特徴とする電力変換装置。

【請求項5】 電力変換回路とこの変換回路の制御回路とから成り、

前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続された変換用コンデンサ又は直流電源と、出力手段と、前記第1、第2、第3、第4、第5及び第6のスイッチに並列に接続された寄生容量又はコンデンサとを有し、前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、

前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、

前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するためのであり、

前記制御回路が、前記交流電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するように構成されている電力変換装置において、

1次及び2次巻線を有するトランスと、第1、第2及び第3のソフトスイッチング用スイッチと、第1及び第2のソフトスイッチング用ダイオードと、スイッチ制御回路とが設けられ、前記1次巻線の一端が前記第1、第2及び第3の直列回路の一端に接続され、

前記第1のソフトスイッチング用スイッチが前記1次巻線

の他端と前記第1、第2及び第3の直列回路の他端との間に接続され、

前記第2のソフトスイッチング用スイッチは前記第1、第2及び第3の直列回路の一端と前記変換用コンデンサ又は直流電源の一端との間に接続され、

前記第3のソフトスイッチング用スイッチは前記変換用コンデンサ又は直流電源の一端と前記2次巻線の一端との間に接続され、

前記第1のソフト用ダイオードは前記2次巻線の他端と前記変換用コンデンサ又は直流電源の一端との間に接続され、

前記第2のソフトスイッチング用ダイオードは前記変換用コンデンサ又は直流電源の他端と前記2次巻線の他端との間に接続され、

前記スイッチ制御回路は、前記第1、第2、第3、第4、第5及び第6のスイッチの内の少なくとも1つのスイッチのターンオン時点より前の所定時点からターンオン時点の所定時点までの第1の所定期間に前記第1のソフトスイッチング用スイッチをオン制御し、前記第1の所定期間の始まりと実質的に同一の時点から前記第1の所定期間よりも後の時点までの第2の所定期間に第2のソフトスイッチング用スイッチをオフ制御し、前記第1の所定期間の終りの時点と前記第2の所定期間の終りの時点との間の第3の所定期間に前記第3のソフトスイッチング用スイッチをオン制御するように構成されていることを特徴とする電力変換装置。

【請求項6】前記変換回路は前記第1及び第2のスイッチの接続中点と前記第1の交流電源端子との間にリアクトルを含むものであり、前記制御回路は前記昇圧モードの制御を含むものであることを特徴とする請求項1又は2又は3又は4又は5記載の電力変換装置。

【請求項7】互いに反対にオン・オフ動作する第1及び第2のスイッチの直列回路とこの直列回路に並列に接続された変換用コンデンサ又は直流電源とを有して交流・直流変換又は直流・交流変換する電力変換装置において、

前記第1及び第2のスイッチに並列に接続された寄生容量又はコンデンサを有し、

前記直列回路に対して並列に第1のソフトスイッチング用スイッチ(Q7)を介して共振用インダクタ(Lr)と共振用コンデンサ(Cr)との直列回路が接続され、

前記変換用コンデンサ又は直流電源(C)に直列に第2のソフトスイッチング用スイッチ(Q8)が接続され、

前記第1及び第2のスイッチの内の少なくとも1つのスイッチのターンオン時点の直前から前記ターンオン時点の直後の所定時点までの所定期間に前記第1のソフトスイッチング用スイッチ(Q7)をターンオン制御し、前記第1のソフトスイッチング用スイッチ(Q7)のターンオン時点と前記少なくとも1つのスイッチの前記ターンオン時点との間で前記第2のソフトスイッチング用スイッチ

(Q8)をターンオフ制御し、前記少なくとも1つのスイッチのターンオン時点よりも後に前記第2のソフトスイッチング用スイッチ(Q8)をターンオン制御し、且つ前記第1のソフトスイッチング用スイッチ(Q7)をターンオフ制御するスイッチ制御回路が設けられていることを特徴とする電力変換装置。

【請求項8】互いに反対にオン・オフ動作する第1及び第2のスイッチの直列回路とこの直列回路に並列に接続されたコンデンサ又は直流電源(C)とを有して交流・直流変換又は直流・交流変換する電力変換装置において、

1次及び2次巻線(N1, N2)を有するトランス(Tr)

と、第1、第2及び第3のソフトスイッチング用スイッチ

(Q7, Q8, Q9)と、第1及び第2のソフトスイッチング用ダイオード(D11, D12)と、スイッチ制御回路とが設けられ、前記1次巻線(N1)の一端が前記直列回路の一端に接続され、

前記第1のソフトスイッチング用スイッチ(Q7)は前記1次巻線(N1)の他端と前記直列回路の他端との間に接続され、

前記第2のソフトスイッチング用スイッチ(Q8)は前記直列回路の一端と前記変換用コンデンサ又は直流電源(C)の一端との間に接続され、

前記第3のソフトスイッチング用スイッチ(Q9)は前記変換用コンデンサ又は直流電源(C)の一端と前記2次巻線(N2)の一端との間に接続され、

前記第1のソフトスイッチング用ダイオード(D11)は前記2次巻線(N2)の他端と前記変換用コンデンサ又は直流電源(C)の一端との間に接続され、

前記第2のソフトスイッチング用ダイオード(D12)は前記変換用コンデンサ又は直流電源(C)の他端と前記2次巻線(N2)の他端との間に接続され、

前記スイッチ制御回路は、前記第1及び第2のスイッチの内の少なくとも1つのスイッチのターンオン時点より前の所定時点からターンオン時点の所定時点までの第1の所定期間に前記第1のソフトスタート用スイッチ(Q7)をオン制御し、前記第1の所定期間の始まりと実質的に同一の時点から前記第1の所定期間よりも後の時点までの第2の所定期間に第2のソフトスイッチング用スイッチ(Q8)をオフ制御し、前記第1の所定期間の終りの時点と前記第2の所定期間の終りの時点との間の第3の所定期間に前記第3のソフトスイッチング用スイッチ(Q9)をオン制御するように構成されていることを特徴とする電力変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、AC入力に基づいて複数の出力電圧値のAC出力を選択的に得るスイッチング方式の単相又は多相の電力変換装置に関する。

【0002】

【従来の技術】AC-DC-AC変換装置をハーフブリッジ型AC-DCコンバータとハーフブリッジ型DC-ACインバータとの組み合わせによって構成することは公知である。また、電力変換装置を入力電圧と出力電圧とがほぼ同一になるようにコンバータ及びインバータのスイッチを制御する第1のモードと、入力電圧よりも出力電圧を下げるようにスイッチを制御する第2のモードと、入力電圧よりも出力電圧を上げるようにスイッチを制御する第3のモードとを選択的に得ることができるように構成し、且つ効率を向上させるために、ハーフブリッジ型コンバータの一对のスイッチ又はハーフブリッジ型インバータの一对のスイッチの一方又は両方をPWM制御しないで電源電圧の周期でオン・オフすることが本件出願人に係る特開平8-126352号公報で提案されている。

【0003】

【発明が解決しようとする課題】ところで、上記公報には、スイッチの制御回路の詳細が記載されていない。また、スイッチの寄生容量又は並列コンデンサに基づく電力損失の改善についての記載はない。

【0004】そこで、本発明の第1の目的は、複数の出力レベルを容易に得ることができると共に力率改善を容易に行うことができる単相又は多相の電力変換装置を提供することにある。本発明の第2の目的は複数の出力レベルを容易に得ることができると共にスイッチの寄生容量又は並列コンデンサに基づく電力損失を低減できる単相又は多相の電力変換装置を提供することにある。また、本発明の第3の目的は互いに逆にオン・オフする一对のスイッチの直列回路を有する単相又は多相の電力変換装置におけるスイッチング損失の低減を図ることにある。

【0005】

【課題を解決するための手段】上記課題を解決し、上記目的を達成するための本発明は、電力変換回路とこの変換回路の制御回路とから成り、前記電力変換回路は、交流電源の一端に接続される第1の交流電源端子と、前記交流電源の他端に接続される第2の交流電源端子と、第1及び第2のスイッチが直列に接続された第1の直列回路と、第3及び第4のスイッチが直列に接続された回路であり且つ前記第1の直列回路に対して並列に接続された第2の直列回路と、第5及び第6のスイッチが直列に接続された回路であり且つ前記第1及び第2の直列回路に対して並列に接続された第3の直列回路と、前記第1、第2及び第3の直列回路に対して並列に接続されたコンデンサ又は直流電源と、出力手段とを有し、前記第1及び第2のスイッチの接続中点が前記第1の交流電源端子に接続され、前記第3及び第4のスイッチの接続中点が前記第2の交流電源端子に接続され、前記出力手段は前記第5及び第6のスイッチの接続中点と前記第2の交流電源端子との間に負荷を接続するためのであり、前記制御回路は、前記交流

電源の電圧とほぼ同一の交流出力電圧を前記負荷に供給する非変換モードと、前記交流電源の電圧よりも低い交流出力電圧を前記負荷に供給する降圧モードと、前記交流電源の電圧よりも高い交流出力電圧を前記負荷に供給する昇圧モードとの内の少なくとも2つのモードを選択的に得るために前記第1、第2、第3、第4、第5及び第6のスイッチを制御するものである電力変換装置において、前記第1及び第2のスイッチよりも電源側における入力電流と前記第1及び第2の交流電源端子間の入力電圧との位相差を示す信号を形成する位相差信号形成手段と、前記位相差を示す信号に基づいて前記位相差を低減するように前記第3及び第4のスイッチを制御するスイッチ制御回路とを有していることを特徴とする電力変換装置に係わるものである。

【0006】なお、請求項2に示すように、力率改善及び直流電圧制御のための回路を構成することが望ましい。また、請求項3に示すようにソフトスイッチング回路を設けることが望ましい。また、請求項4に示すように、ソフトスイッチ回路は例えば図13に示す構成であることが望ましい。また、請求項5に示すようにソフトスイッチング回路を1次巻線と2次巻線とを有するトランスを使用して構成することができる。また、請求項6に示すように、昇圧モードを設ける時には入力段にリアクトルを接続することが望ましい。また、請求項7及び8に示すように請求項4、及び5のソフトスイッチング回路を一对のスイッチの直列回路を含む種々の電力変換装置に適用することができる。

【0007】

【発明の効果】請求項1及び2の発明によれば、第3及び第4のスイッチを使用して力率改善を容易に行うことができる。また、請求項3～6の発明によれば、複数の出力レベルを容易に得ることができると共に、効率向上を達成することができる。また、請求項7及び8の発明によれば、一对のスイッチを含む種々の電力変換装置においてノイズ及び損失を低減することができる。

【0008】

【実施形態及び実施例】次に、図1～図27を参照して本発明の実施形態及び実施例を説明する。

【0009】図1は本発明の実施例に従うAC入力に基づいて複数の電圧レベルのAC出力を得るための電力変換装置を示す。この電力変換装置は、大別して変換回路1とこの制御回路2とから成る。

【0010】変換回路1は、例えば50Hzの商用交流電源3に接続された第1及び第2の交流電源端子4、5と、第1、第2、第3、第4、第5及び第6のスイッチQ1、Q2、Q3、Q4、Q5、Q6と、変換用コンデンサCと、入力段の第1のリアクトルL1、出力段の第2のリアクトルL2と、中間段の第3のリアクトルL3と、入力段フィルタ用コンデンサC11と、出力段フィルタ用コンデンサC12と、第1及び第2の交流出力端

子 6、7 とから成る。

【0011】第 1～第 6 のスイッチ Q1～Q6 はソースをバルク（サブストレート）に接続した構造の絶縁ゲート型（MOS 型）電界効果トランジスタであって、第 1、第 2、第 3、第 4、第 5 及び第 6 の FET スイッチ S1、S2、S3、S4、S5、S6 とこれに逆並列に接続された第 1、第 2、第 3、第 4、第 5 及び第 6 のダイオード D1、D2、D3、D4、D5、D6 とを有する。なお、ダイオード D1～D6 をスイッチ Q1～Q6 に内蔵させないで個別部品とすることができる。また、FET スイッチ S1～S6 をバイポーラトランジスタ、IGBT 等の半導体スイッチとすることができる。

【0012】第 1 及び第 2 のスイッチ Q1、Q2 の直列接続から成る第 1 の直列回路と、第 3 及び第 4 のスイッチ Q3、Q4 の直列接続から成る第 2 の直列回路と、第 5 及び第 6 のスイッチ Q5、Q6 の直列接続から成る第 3 の直列回路と、変換用コンデンサ C とが、互いに並列に接続されている。

【0013】第 1 の直列回路の中点即ち第 1 及び第 2 のスイッチ Q1、Q2 の接続中点 8 が入力段リアクトル L1 を介して第 1 の交流電源端子 4 に接続されている。第 2 の直列回路の中点即ち第 3 及び第 4 のスイッチ Q3、Q4 の接続中点 9 がリアクトル L3 を介して第 2 の交流電源端子 5 に接続されている。第 3 の直列回路の中点即ち第 5 及び第 6 のスイッチ Q5、Q6 の接続中点 10 が出力段リアクトル L2 を介して第 1 の交流出力端子 6 に接続されている。負荷 11 は出力手段としての第 1 及び第 2 の交流出力端子 6、7 間に接続されている。なお、第 2 の交流電源端子 5 と第 2 の交流出力端子 7 はグランド端子であって互いに共通接続されている。

【0014】第 1 のフィルタ用コンデンサ C11 は入力電流の高周波成分を除去するために 1 及び第 2 の交流電源端子 4、5 間に接続されている。第 2 のフィルタ用コンデンサ C12 は出力電圧の高周波成分を除去するために第 1 及び第 2 の交流出力端子 6、7 間に接続されている。

【0015】制御回路 2 によって第 1～第 6 のスイッチ Q1～Q6 を制御するために、制御回路 2 と第 1～第 6 のスイッチ Q1～Q6 のゲート（制御端子）との間がライン 12、13、14、15、16、17 で接続されている。また、制御回路 2 によってスイッチ Q1～Q6 の制御信号を形成するために、第 1 及び第 2 の交流電源端子 4、5 がライン 18、19 によって、また第 1 の交流出力端子 6 がライン 20 によって、またコンデンサ C の両端がライン 21、22 によって、またリアクトル L1 に流れる電流を検出する電流検出器 23 がライン 24 によって制御回路 2 にそれぞれ接続されている。なお、電流検出器 23 はフィルタ用コンデンサ C1 と電源端子 4 との間に接続することができる。本願ではコンデンサ C1 で平滑される前の電流及び平滑された後の電流のいずれも

入力電流と呼ぶことにする。

【0016】図 1 の制御回路 2 の詳細を図 2 によって説明する前に、図 1 の変換回路 1 の動作を説明する。変換回路 1 は、前述した特開平 8-126352 号公報のものと同様に第 1、第 2 及び第 3 のモードで動作する。第 1 のモードは電源 3 の電圧 V_{in} （例えば 100V）とほぼ同一の出力電圧 V_0 を第 1 及び第 2 の交流出力端子 6、7 間に得る電圧非変換モードである。第 2 のモードは電源電圧 V_{in} （100V）よりも低い出力電圧 V_0 を得る降圧モードである。第 3 のモードは電源電圧 V_{in} よりも高い出力電圧 V_0 を得る昇圧モードである。いずれのモードにおいても第 1 及び第 2 のスイッチ Q1、Q2 と第 5 及び第 6 のスイッチ Q5、Q6 のいずれか一方又は両方の高周波のオン・オフが禁止され、低周波（50Hz）のオン・オフになるので、損失低減効果が生じる。

【0017】

【非変換モード】入力交流電圧 V_{in} とほぼ同一の出力電圧 V_0 を得る非変換モードの場合には、第 1～第 6 のスイッチ Q1～Q6 に図 4（B）～（G）の制御信号が供給される。即ち、第 1 及び第 5 のスイッチ Q1、Q5 は 50Hz 方形波パルスによって 180 度間隔で断続的にオンになり、第 2 及び第 6 のスイッチ Q2、Q6 は Q1、Q5 と反対に動作する。また、第 3 及び第 4 のスイッチ Q3、Q4 は図 4（A）の交流電源電圧 V_{in} の周波数よりも十分に高い周波数（例えば 20kHz）でオン・オフ制御される。なお、非変換モード時には第 3 及び第 4 のスイッチ Q3、Q4 をオフに保つこともできるが、本実施例では力率改善のために他のモードと同様にオン・オフしている。図 4 に示すように各スイッチ Q1～Q6 を制御すると、入力交流電圧 V_{in} が正の半波の期間（ $t_0 \sim t_1$ ）では、交流電源 3、第 1 のリアクトル L1、第 1 のスイッチ Q1、第 5 のスイッチ Q5、第 2 のリアクトル L2、及び負荷 11 の閉回路で正方向電流が流れる。また、入力交流電圧 V_{in} が負の半波の期間（ $t_1 \sim t_2$ ）では、交流電源 3、負荷 11、第 2 のリアクトル L2、第 6 のスイッチ Q6、第 2 のスイッチ Q2、及び第 1 のリアクトル L1 の閉回路で負方向電流が流れる。この非変換モードには入力交流電圧 V_{in} が僅かな電圧降下を伴って出力電圧 V_0 となる。この場合、第 1、第 2、第 5 及び第 6 のスイッチ Q1、Q2、Q5、Q6 は高周波（例えば 20kHz）でオン・オフされないで、単位時間当りのスイッチング回数が少なくなり、スイッチング損失による効率低下が少なくなる。なお、この非変換モード時の出力電圧 V_0 の精度は $-10 \sim +10$ 程度となる。

【0018】

【降圧モード】入力交流電圧 V_{in} よりも低い出力電圧 V_0 を得る降圧モードの場合には、第 1～第 6 の主スイッチ Q1～Q6 に図 5（B）～（G）に示す制御信号が供

給される。即ち、第1及び第2のスイッチQ1、Q2は図5(A)の電源電圧 V_{in} と同一の低周波(50Hz)でオン・オフし、第3～第6のスイッチQ3～Q6は高周波(例えば20kHz)のPWMパルスでオン・オフする。図5の入力交流電圧 V_{in} の正の半波の期間 $t_0 \sim t_1$ であり且つ第5のスイッチQ5がオンの期間には、交流電源3、第1のリアクトルL1、第1のスイッチQ1、第5のスイッチQ5、第2のリアクトルL2及び負荷11の閉回路で正方向電流が流れる。また、入力交流電圧 V_{in} の正の半波の期間 $t_0 \sim t_1$ であり且つ第6の

【0019】降圧モードにおける入力交流電圧 V_{in} の負の半波の期間 $t_1 \sim t_2$ であり且つ第6のスイッチQ6がオンの期間には、交流電源3、負荷11、第2のリアクトルL2、第6のスイッチQ6、第2のスイッチQ2及び第1のリアクトルL1の閉回路で負方向の電流が流れる。また、入力交流電圧 V_{in} の負の半波の期間 $t_1 \sim t_2$ であり且つ第5のスイッチQ5のオンの期間即ち第6のスイッチQ6のオフの期間には、交流電源3、負荷11、第2のリアクトルL2、第5のスイッチQ5、コンデンサC、第2のスイッチQ2及び第1のリアクトルL1の閉回路で負方向電流が流れる。入力交流電圧 V_{in} が第5及び第6のスイッチQ5、Q6で高周波で断続されるので、入力交流電圧 V_{in} よりも低い出力電圧 V_0 が得られる。

【0020】降圧モードにおいてコンデンサCは第1、第2、第5及び第6のスイッチQ1Q2、Q5、Q6を通る回路で充電される。このため、もしコンデンサCの電圧 V_c を制御しないと、この電圧 V_c は徐々に高くなる。そこで、第3及び第4のスイッチQ3、Q4を高い周波数(例えば20kHz)でオン・オフしてコンデンサCの電荷を放出し、この電圧 V_c を制御する。コンデンサCの放電回路は次のようにして形成される。まず、入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第4のスイッチQ4のオンの期間には、コンデンサC、第1のスイッチQ1、第1のリアクトルL1、電源3、第3のリアクトルL3、及び第4のスイッチQ4から成る閉回路でコンデンサCの放電電流が流れる。この時、第1及び第3のリアクトルL1、L3にエネルギーが蓄積される。次に、入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第3のスイッチQ3のオン期間には、第1のリアクトルL1、電源3、第3のリアクトルL3、第3のスイッチQ3、第1のスイッチQ1から成る閉回路でリアクトルL1及びL3のエネルギーの放出が行われ、リアクトルL1及びL3のエネルギーは電源3に帰還される。第3及び第4のスイッチQ3、Q4が

図5(D)(F)に示すように電源3の電圧 V_{in} よりも十分に高い周波数でPWMパルスで断続され、このPWMパルスの幅の制御によってコンデンサCの放電期間が制御され、コンデンサCの電圧 V_c はほぼ一定に保たれる。なお、入力交流電圧 V_{in} が負の期間 $t_1 \sim t_2$ であり且つ第3のスイッチQ3がオンの期間には、コンデンサC、第3のスイッチQ3、第3のリアクトルL3、電源3、第1のリアクトルL1及び第2のスイッチQ2から成る閉回路でコンデンサCの電荷が放出される。また、入力交流電圧 V_{in} が負の期間 $t_1 \sim t_2$ であり且つ第4のスイッチQ4のオン期間には、第1のリアクトルL1、第2のスイッチQ2、第4のスイッチQ4、第3のリアクトルL3及び電源3から成る閉回路でリアクトルL1、L3のエネルギーが放出される。また、本実施例では入力力率改善を行うように第3及び第4のスイッチQ3、Q4がオン・オフ制御される

【0021】

【昇圧モード】入力交流電圧 V_{in} よりも高い出力電圧 V_0 を得る昇圧モードの場合には、図6(B)～(G)に示す制御信号で第1～第6のスイッチQ1～Q6がオン・オフ制御される。即ち、第1～第4のスイッチQ1～Q4は高周波でオン・オフされ、第5及び第6のスイッチQ5、Q6は電源周波数(50Hz)でオン・オフされる。図6の入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第1のスイッチQ1のオン期間には、電源3、第1のリアクトルL1、第1のスイッチQ1、第5のスイッチQ5、第2のリアクトルL2、負荷11から成る閉回路で第1の方向の電流が流れる。この時、第1のリアクトルL1に前のサイクルで充電されたエネルギーの放出が生じ、電源3の電圧 V_{in} と第1のリアクトルL1の電圧との和が出力され、入力交流電圧 V_{in} よりも高い振幅の出力電圧 V_0 が得られる。昇圧モードにおいて、入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第2のスイッチQ2のオン期間には、電源3、第1のリアクトルL1、第2のスイッチQ2、コンデンサC、第5のスイッチQ5、第2のリアクトルL2及び負荷11から成る閉回路で第1の方向の電流が流れ、且つ第1のリアクトルL1にエネルギーが蓄積される。この時には入力交流電圧 V_{in} にコンデンサCの電圧 V_c が加算されて出力電圧 V_0 となる。

【0022】昇圧モードにおいて、入力交流電圧 V_{in} が負の半波の期間 $t_1 \sim t_2$ であり且つ第2のスイッチQ2がオンの期間には、電源3、負荷11、第2のリアクトルL2、第6のスイッチQ6、第2のスイッチQ2及び第1のリアクトルL1から成る閉回路で第2の方向の電流が流れる。この時は入力交流電圧 V_{in} に第1のリアクトルL1の電圧が加算されて出力電圧 V_0 となる。また、入力交流電圧 V_{in} が負の半波の期間 $t_1 \sim t_2$ であり且つ第1のスイッチQ1がオンの期間には、電源3、負荷11、第2のリアクトルL2、第6のスイッチQ6

、コンデンサC、第1のスイッチQ1及び第1のリアクトルL1から成る閉回路で第2の方向の電流が流れる。この時には入力交流電圧 V_{in} にコンデンサCの電圧 V_c が加算されて出力電圧 V_0 となる。なお、この期間に第1のリアクトルL1にエネルギーが蓄積される。

【0023】昇圧モードにおいてコンデンサCの放電が生じ、この電圧が低下する。そこで、第3及び第4のスイッチQ3、Q4を第5及び第6のスイッチQ5、Q6よりも高い周波数（例えば20kHz）で断続することによってコンデンサCの電圧 V_c をほぼ一定に制御する。この詳しい動作を次に述べる。入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第4のスイッチQ4のオン期間には、電源3、第1のリアクトルL1、第1のスイッチQ1、コンデンサC、第3のリアクトルL3、第4のスイッチQ4から成る閉回路でコンデンサCを充電する。この時、第1及び第3のリアクトルL1、L3の蓄積エネルギーの放出があるので、コンデンサCは、電源3の電圧 V_{in} と第1のリアクトルL1、L3の電圧との和で充電される。即ち、出力電圧 V_0 よりも高い電圧でコンデンサCが充電される。入力交流電圧 V_{in} が正の半波の期間 $t_0 \sim t_1$ であり且つ第3のスイッチQ3のオン期間には、電源3、第1のリアクトルL1、第1のスイッチQ1、第3のスイッチQ3、第3のリアクトルL3の閉回路に電流が流れ、第1及び第3のリアクトルL1、L3にエネルギーが蓄積される。入力交流電圧 V_{in} が負の半波の期間 $t_1 \sim t_2$ であり且つ第3のスイッチQ3がオンの期間には、電源3、第3のリアクトルL3、第3のスイッチQ3、コンデンサC、第2のスイッチQ2及び第1のリアクトルL1から成る閉回路に電流が流れ、電源3の電圧 V_{in} と第1及び第3のリアクトルL1、L3の電圧の和でコンデンサCが充電される。入力交流電圧 V_{in} が負の半波の期間 $t_1 \sim t_2$ であり且つ第4のスイッチQ4のオンの期間には、電源3、第3のリアクトルL3、第4のスイッチQ4、第2のスイッチQ2及び第1のリアクトルL1から成る閉回路に電流が流れ、第1及び第3のリアクトルL1、L3にエネルギーが蓄積される。なお、この昇圧モードにおいても第3及び第4のスイッチQ3、Q4は入力の力率を改善するように動作する。

【0024】図3は図1の変換回路1によって非変換モード、降圧モード、昇圧モードを得ることを示す等価回路である。入力段のエネルギー蓄積要素30は第1のリアクトルL1に相当し、出力段エネルギー蓄積要素34は第2のリアクトルL2に相当し、電圧 V_1 の第1の電源31は第1及び第2のスイッチQ1、Q2に相当し、電圧 V_2 の第2の電源32は第3及び第4のスイッチQ3、Q4に相当し、電圧 V_3 の第3の電源33は第5及び第6のスイッチQ5、Q6に相当する。非変換モード時は、第1及び第3の電源31、33の電圧 V_1 、 V_3 を零にするように第1、第2、第5及び第6のスイッチ

Q1、Q2、Q5、Q6を制御する。降圧モードには第1の電源31の電圧 V_1 を零にし、第3の電源33の電圧 V_3 をマイナスの値にするように第1、第2、第5及び第6のスイッチQ1、Q2、Q5、Q6を制御する。昇圧モード時には第1の電源31の電圧 V_1 をプラスの値にし、第3の電源33の電圧 V_3 を零にするように第1、第2、第5及び第6のスイッチQ1、Q2、Q5、Q6を制御する。第2の電源32の電圧 V_2 は入力の力率を改善するように制御される。

【0025】次に、制御回路2の詳細を図2によって説明する。制御回路2は、入力電圧検出回路41、直流電圧検出回路42、出力電圧検出回路43、直流電圧及び力率改善指令値発生手段44、出力段電圧指令値発生手段45、方形波発生器46、第1～第4のモード選択スイッチ48、49、50、51、三角波発生器52、第1、第2及び第3のコンパレータ53、54、55、第1、第2及び第3の逆相信号形成回路56、57、58を有する。

【0026】入力電圧検出回路41は、ライン18、19によって第1及び第2の交流電源端子4、5に接続されており、電源3の電圧 V_{in} を検出し、基準正弦波を発生する。直流電圧検出回路42はライン21、22によってコンデンサCの両端に接続され、コンデンサCの電圧 V_c を示す検出信号を出力する。出力電圧検出回路43はライン20、19によって第1及び第2の交流出力端子6、7に接続され、出力電圧 V_0 を示す検出信号を出力する。各検出回路41、42、43は、電源電圧 V_{in} 、コンデンサ電圧 V_c 、出力電圧 V_0 の実際の値よりも低い電圧を出力するが、理解を容易にするためにここでは実際の電圧と同一の値が出力されるものとする。なお、この指令値 V_{rc} は、第1及び第2のスイッチQ1、Q2の相互接続点8と第3及び第4のスイッチQ3、Q4の相互接続点9との間の電圧 V_{conv} を所望値にするための指令値として機能する。

【0027】直流電圧及び力率改善指令値発生手段44は、直流基準電圧源59と、第1及び第2の減算器60、63と、2つの比例積分(PI)回路61、64と、乗算器62とから成る。第1の減算器60は基準電圧源59に基準電圧と直流電圧検出回路42の検出出力の差を示す誤差信号を出力する。この誤差信号は比例積分回路61を介して乗算器62に入力し、入力電圧検出回路41から得られた基準正弦波（例えば実効値100Vの正弦波）に乘算される。乗算器62の出力はコンデンサCの電圧 V_c を所望値に保つための情報を含む入力電流指令値である。第2の減算器63は乗算器62の出力（入力電流指令値）と電流検出器23に接続されたライン24の検出値（検出電流値）との差を示す信号を出力し、位相差信号形成回路として機能する。減算器63の出力は比例積分回路64を介して出力される。比例積分回路64の出力は直流電圧及び力率改善指令値 V_{rc} となる。この指令値 V_{rc} は電源電圧 V_{in} に同期した正弦波であ

り、コンデンサCの電圧を所定値に制御するための情報と入力の方率を改善するための情報とを含む。なお、この指令値Vrcは、第1及び第2のスイッチQ1、Q2の相互接続中点8と第3及び第4のスイッチQ3、Q4の相互接続中点9との間の電圧Vconvを所望値にするための指令値として機能する。

【0028】出力段電圧指令値発生手段45は、基準出力電圧指令値発生器66と、減算器67と、比例積分微分(PID)回路68とから成る。基準出力電圧指令値発生器66は、降圧モード時には、電源電圧Vinよりもaボルト低いV01=Vin-aを示す指令値を発生し、昇圧モード時には、電源電圧Vinよりもbボルト高いV02=Vin+bを発生する。この各基準電圧指令値V01、V02は電源電圧Vinに同期した正弦波である。減算器67は基準電圧指令値発生器66の出力と出力電圧検出回路43の出力との差を示す信号を出力する。この減算器67の出力は比例積分微分(PID)回路68を介して出力され、出力段電圧指令値Vriとなる。なお、Vriは電源電圧Vinに同期した正弦波であり、第3及び第4のスイッチQ3、Q4の接続中点9と第5及び第6のスイッチQ5、Q6の相互接続中点10との間の電圧Vinvを所望値にするための指令値として機能する。

【0029】降圧モード、昇圧モード、非変換モードも選択的に設定するために、方形波発生器46と4つのスイッチ48、49、50、51とが設けられている。

【0030】方形波発生器46は、増幅器69とリミッタ70とから成る。増幅器69は入力電圧検出回路41から得られる図7(A)の50Hzの基準正弦波Vfをピークが三角波電圧Vtの最大値よりも十分に高い電圧に増幅するものである。リミッタ70は、三角波発生器52の出力三角波の最大値に等しい+Vsと最小値に等しい-Vsとの間に増幅器出力を制限し、図7(B)に示す+Vsの高レベルと-Vsの低レベルとを交互に有する方形波電圧Vsを発生する。

【0031】第1のモード選択スイッチ48は、出力段電圧指令値発生手段45と第1のコンパレータ53との間に接続されており、昇圧モードの時にのみオンになる。第2のモード選択スイッチ49は、方形波発生器46と第1のコンパレータ53との間に接続されており、非変換モード及び降圧モードの時にのみオンになる。第3のモード選択スイッチ50は出力段電圧指令値発生手段45と第3のコンパレータ55との間に接続されており、降圧モードの時にのみオンになる。第4のモード選択スイッチ51は方形波発生器46と第3のコンパレータ55との間に接続されており、非変換モード及び昇圧モードの時にのみオンになる。

【0032】三角波発生器52は電源3の電圧Vinの周波数(50Hz)よりも十分に高い周波数(例えば20kHz)の三角波電圧Vt即ち鋸波を図8~図11に示すように発生する。この三角波電圧Vtは最大値が+V

s、最小値が-Vsであり、急峻に立上った後に徐々に低下するのこぎり波状電圧である。勿論、三角波発生器52を徐々に立上って急速に立上る三角波、徐々に立上って徐々に下がる三角波を発生するように構成できる。図2では1つの三角波発生器52が第1、第2及び第3のコンパレータ53、54、55に接続されているが、第1、第2及び第3のコンパレータ53、54、55のための専用の三角波発生器を設けることもできる。また、1つの三角波発生器52から3種類の三角波を発生させることもできる。

【0033】第1のコンパレータ53は第1及び第2のモード選択スイッチ48、49の出力のいずれか一方から成るコンパレータ入力信号Vr1と三角波電圧Vtとを比較してライン12に第1のスイッチQ1のオン・オフ制御信号を2値形式で出力する。

【0034】第2のコンパレータ54は直流電圧及び力率改善指令値発生手段44と三角波発生器52とに接続され、コンデンサ電圧及び力率改善指令値としてのコンパレータ入力信号Vr2と三角波電圧Vtとを比較してライン14に第3のスイッチQ3のオン・オフ制御信号を2値形式で出力する。この第2のコンパレータ54はコンデンサCの電圧制御及び力率改善制御回路を構成している。

【0035】第3のコンパレータ55は第3及び第4のモード選択スイッチ50、51の出力から成るコンパレータ入力信号Vr3と三角波電圧Vtとを比較してライン16に第5のスイッチQ5のオン・オフ制御信号を2値形式で出力する。

【0036】第1の逆相信号形成回路56はNOT回路即ち否定回路から成り、第1のコンパレータ53に接続され、第1のスイッチQ1のオン・オフ制御信号の逆相信号から成る第2のスイッチQ2のオン・オフ制御信号をライン13に出力する。

【0037】第2の逆相信号形成回路57はNOT回路から成り、第2のコンパレータ54に接続され、第3のスイッチQ3のオン・オフ制御信号の逆相信号から成る第4のスイッチQ4のオン・オフ制御信号をライン15に出力する。

【0038】第3の逆相信号形成回路58はNOT回路から成り、第3のコンパレータ55に接続され、第5のスイッチQ5のオン・オフ制御信号の逆相信号から成る第6のスイッチQ6のオン・オフ制御信号を出力する。なお、第1、第2及び第3のコンパレータ53、54、55に第1、第2及び第3の逆相信号形成回路56、57、58をそれぞれ内蔵させることができる。また、第1、第2及び第3の逆相信号形成回路56、57、58をNOT回路で形成せずに3つの逆相信号用コンパレータで構成し、3つの逆相信号用コンパレータを正相信号用コンパレータ53、54、55と同様に接続し、入力の極性のみを正相信号用コンパレータ53、54、55

と逆にすることもできる。

【0039】

【モード切換】次に、図2の回路でモード切換を行うことができることを図9～図11を参照して説明する。

【0040】

【非変換モード】非変換モード時には第2及び第4のモード選択スイッチ49、51がオンになり、電源電圧 V_{in} の正の半波期間における第1及び第3のコンパレータ53、55の入力信号 V_{r1} 、 V_{r3} は $+V_s$ となり、図9に示すように三角波電圧 V_t の最大値 $+V_s$ に一致し、三角波電圧 V_t を横切らない。この結果、電源電圧 V_{in} の正の半波の期間の第1及び第3のコンパレータ53、55の出力は連続して高レベルになる。また、非変換モードにおける電源電圧 V_{in} の負の半波期間の第1及び第3のコンパレータ53、55の入力は $-V_s$ となるので、この出力は連続して低レベルになる。これにより、非変換モード時には図4(B)(C)(F)(G)に示すように第1及び第2のスイッチ $Q1$ 、 $Q2$ 及び第5及び第6のスイッチ $Q5$ 、 $Q6$ は50Hzの低周波でオン・オフ制御される。非変換モード時の電源電圧 V_{in} の正の半波期間における第2のコンパレータ54の入力信号 V_{r2} は $0 \sim +V_s$ の間の値になる。また、電源電圧 V_{in} の負の半波の期間の V_{r2} は $0 \sim -V_s$ の間の値になる。従って、図9に示すように第2のコンパレータ54において入力信号 V_{r2} が三角波電圧 V_t を横切り、図4(D)(E)に示すように第3及び第4のスイッチ $Q3$ 、 $Q4$ に高周波のオン・オフ制御信号(PWMパルス)が供給される。この実施例では第2のコンパレータ54の入力信号ラインにモード切換スイッチが接続されていたので、第3及び第4のスイッチ $Q3$ 、 $Q4$ は各モードでオン・オフする。

【0041】

【降圧モード】降圧モード時には第2及び第3のモード選択スイッチ49、50がオンになる。従って、電源電圧の正の半波期間には図10に示すように第1のコンパレータ53の入力信号 V_{r1} は $+V_s$ となり、三角波電圧 V_t を横切らない。このため、第1のコンパレータ53の出力は高レベルになる。電源電圧 V_{in} の負の半波では V_{r1} が $-V_s$ となり、第1のコンパレータ53の出力は低レベルになる。従って、降圧モード時には第1及び第2のスイッチ $Q1$ 、 $Q2$ が図5(B)(C)に示すように低周波でオン・オフ制御される。降圧モード時の電源電圧 V_{in} の正の半波期間の第3のコンパレータ55の入力信号 V_{r3} は $0 \sim +V_s$ の間の値になり、図10に示すように三角波電圧 V_t を横切る。電源電圧 V_{in} の負の半波期間には V_{r3} が $0 \sim -V_s$ の間の値となり、三角波電圧 V_t を横切る。従って、降圧モード時には、第5及び第6のスイッチ $Q5$ 、 $Q6$ が図5(F)(G)に示すように高周波のオン・オフ制御信号即ちPWMパルスで制御される。なお、第3のコンパレータ55におけるPWMパルスの形成は図8に示すように行われる。降圧モード時に第2の

コンパレータ54の入力信号 V_{r2} は $0 \sim +V_s$ の間の値になり、図10に示すように三角波電圧 V_t を横切る。また、負の半波期間には V_{r2} が $0 \sim -V_s$ の間の値となり、三角波電圧 V_t を横切る。この結果、第3及び第4のスイッチ $Q3$ 、 $Q4$ には図5(D)(E)に示すように高周波のオン・オフ制御信号が供給される。

【0042】

【昇圧モード】昇圧モード時には第1及び第4の選択スイッチ48、51がオンになる。このため、 $0 \sim +V_s$ の間の出力段電圧指令値 V_{ri} が第1のコンパレータ53の入力信号 V_{r1} となり、図11に示すように三角波電圧 V_t を横切る。また、負の半波期間には V_{r1} が $0 \sim -V_s$ の間の値となり、三角波電圧 V_t を横切る。この結果、第1及び第2のスイッチ $Q1$ 、 $Q2$ は図6(B)(C)に示すように高周波のオン・オフ制御信号即ちPWMパルスで制御される。昇圧モードにおける第3のコンパレータ55の入力信号 V_{r3} は方形波の $+V_s$ となり、図11に示すように三角波電圧 V_t を横切らない。また負の半波期間には V_{r3} が $-V_s$ となり、三角波電圧 V_t を横切らない。この結果、第5及び第6のスイッチ $Q5$ 、 $Q6$ は図6(F)(G)に示すように低周波のオン・オフ制御信号となる。昇圧モード時の第2のコンパレータ54の入力信号 V_{r2} は他のモード同様に $0 \sim +V_s$ の間となり、図11に示すように三角波電圧 V_t を横切る。この結果、第3及び第4のスイッチ $Q3$ 、 $Q4$ は図6(D)(F)に示すように高周波でオン・オフ制御される。

【0043】上述から明らかなように本実施例は次の効果を有する。

(1) 非変換モード、降圧モード、昇圧モードを比較的簡単な回路構成によって得ることができる。

(2) 非昇圧モード時には、第1、第2、第5及び第6のスイッチ $Q1$ 、 $Q2$ 、 $Q5$ 、 $Q6$ が低周波(50Hz)でオン・オフし、降圧モード時には第1及び第2のスイッチ $Q1$ 、 $Q2$ が低周波でオン・オフし、昇圧モード時には第5及び第6のスイッチ $Q5$ 、 $Q6$ が低周波でオン・オフするので、単位時間当りのスイッチング回数が少なくなり、スイッチング損失の合計が少なくなり、効率が向上し、またスイッチングノイズが少なくなる。

(3) 第3及び第4のスイッチ $Q3$ 、 $Q4$ によって力率改善するので、効率が向上し、且つ高周波成分が少なくなる。

(4) 第3及び第4のスイッチ $Q3$ 、 $Q4$ はコンデンサCの電圧を制御する機能も有するので力率改善を特別のスイッチを設けずに達成することができる。

【0044】

【第2の実施例】次に、図12～図22を参照して本発明の第2の実施例の電力変換装置を説明する。但し、図12～図22及び後述する図23～図27において、図1～図11と共通する部分又は相互に共通する部分には同一の符号を付してその説明を省略する。

【0045】図12に示す第2の実施例の電力変換装置は、図1の電力変換装置に共振用インダクタ L_r と共振用コンデンサ C_r と第7及び第8のスイッチ Q_7 、 Q_8 と第1～第6のスイッチ $Q_1 \sim Q_6$ の寄生容量 $C_1 \sim C_6$ とを付加し、且つ変形された制御回路2aを設けた他は、図1と同一に構成したものである。ただし、図12ではフィルタ用コンデンサ C_{11} 、 C_{12} の図示が省略されている。共振用インダクタ L_r と共振用コンデンサ C_r と第7のスイッチ Q_7 の直列回路は、寄生容量 $C_1 \sim C_6$ に基づく損失をソフトスイッチングによって低減させるためのものであって、第1及び第2のスイッチ Q_1 、 Q_2 の直列回路、第3及び第4のスイッチ Q_3 、 Q_4 の直列回路、第5及び第6のスイッチ Q_5 、 Q_6 の直列回路に対して並列に接続されている。第8のスイッチ Q_8 は変換用コンデンサ C に直列に接続されている。この実施例では、変換用コンデンサ C も共振用インダクタ L_r 及び共振用コンデンサ C_r と共に損失低減回路を構成している。第1～第6のスイッチ $Q_1 \sim Q_6$ の寄生容量 $C_1 \sim C_6$ は一对の主端子間（ドレイン・ソース間）の寄生容量であり、各スイッチ $Q_1 \sim Q_6$ に並列に接続されており、ターンオフ時のゼロボルトスイッチング及びノイズ低減に寄与している。なお、必要に応じて各スイッチ $Q_1 \sim Q_6$ に個別コンデンサを並列接続することができる。第7及び第8のスイッチ Q_7 、 Q_8 は第1～第6のスイッチ $Q_1 \sim Q_6$ と同様に絶縁ゲート型FETから成り、FETスイッチ S_7 、 S_8 の他にダイオード D_7 、 D_8 を有する。この第7及び第8のスイッチ Q_7 、 Q_8 をオン・オフ制御するためにこのゲート（制御端子）がライン25、26によって制御回路2aに接続されている。

【0046】第7及び第8のスイッチ Q_7 、 Q_8 は、第1～第6のスイッチ $Q_1 \sim Q_6$ のターンオン時にソフトスイッチングを行うためのものであって、第1～第6のスイッチ $Q_1 \sim Q_6$ の内少なくとも1つのターンオンの直前に第1～第6の寄生容量 $C_1 \sim C_6$ の少なくとも1つのエネルギーを共振回路側に放出させ、第1～第6のスイッチ $Q_1 \sim Q_6$ の少なくとも1つのスイッチのドレイン・ソース間電圧を零にするためのものである。

【0047】図13は図12の制御回路2aの詳細を示す。図13の制御回路2aは、図2の制御回路2に第1、第2及び第3のタイミング調整回路71、72、73とスイッチ Q_7 、 Q_8 制御回路74と第5及び第6のモード選択スイッチ75、76とを付加した他は図2と同一に構成したものである。第1のタイミング調整回路71は第1のコンパレータ53と逆相信号形成回路56と直流電圧検出回路42とに接続され、第1及び第2のスイッチ Q_1 、 Q_2 の制御ライン12、13に図18

(B) (C) 又は図19 (F) (G) 又は図20 (B)

(C) と同様なオン・オフ制御信号を送出する。第2のタイミング調整回路72は第2のコンパレータ54と第

2の逆相信号形成回路57と直流電圧検出回路42とに接続され、第3及び第4のスイッチ Q_3 、 Q_4 の制御ライン14、15に図18 (D) (E) 又は図20 (B)

(C) と同様なオン・オフ制御信号を送出する。第3のタイミング調整回路73は第3のコンパレータ55と第3の逆相信号形成回路58と直流電圧検出回路42とに接続され、第5及び第6のスイッチ Q_5 、 Q_6 の制御ライン16、17に図18 (F) (G) 又は図20 (B) (C) のオン・オフ制御信号を送出する。

【0048】図14は図13の第1のタイミング調整回路71を詳しく示すものである。この第1のタイミング調整回路71は第1及び第2のORゲート77、78と直流電圧の零検出器79とタイマ80とから成り、図18 (B) (C) 又は図19 (F) (G) に示すような低周波のオン・オフ制御信号と図20 (B) (C) と同様な高周波のオン・オフ制御信号とを形成して第1及び第2のスイッチ Q_1 、 Q_2 に送る。図14において、零電圧検出器79は直流電圧検出回路42に接続されており、コンデンサ C が接続されている直流ライン間の電圧が零になった時点を示す信号を図19 (D) に示すように発生する。図19は降圧モードを示しているので、第5及び第6のスイッチ Q_5 、 Q_6 が高周波でオン・オフし、第6のスイッチ Q_6 のターンオンの直前に零電圧検出器79から図19 (D) のパルスが発生する。この零電圧検出パルスの発生時点は図21の t_3 時点に相当する。タイマ80は零電圧検出器79の出力にตอบสนองして図19 (E) に示す時間幅 T_x のパルスを発生する。図19 (E) のパルスの発生期間は図21の $t_3 \sim t_5$ 期間に相当する。図14の第1のORゲート77はコンパレータ53の出力にタイマ80の出力を加えて例えば図19 (F) のオン・オフ制御信号を出力する。第2のORゲート78は逆相信号形成回路56の出力にタイマ80の出力を加えて例えば図19 (G) のオン・オフ制御信号を出力する。前述の第1の実施例では降圧モード時に第1及び第2のスイッチ Q_1 、 Q_2 が高周波でオン・オフされず、低周波でオン・オフされた。これに対して、第2の実施例では、第3～第6のスイッチ $Q_3 \sim Q_6$ の高周波オン・オフにおけるターンオン時にゼロボルトスイッチングするためのオン期間が断続的に設けられている。図13の第2及び第3のタイミング調整回路72、73は第1のタイミング調整回路71と同様に形成されている。なお、第1～第3のタイミング調整回路71～73で図14に示す零電圧検出回路79及びタイマ80を共用することができる。また、零電圧検出回路79を設ける代りに、図21の例えば t_2 から t_3 までに相当する時間を計測するタイマを設け、このタイマの出力を零電圧信号として図14のタイマ80に入力させることができる。

【0049】図13において、スイッチ Q_7 、 Q_8 制御回路74はライン81によって入力電圧検出回路41に

接続され、また、ライン 82 によって三角波発生器 52 に接続され、ライン 25、26 に第 7 及び第 8 のスイッチ Q7、Q8 の制御信号を送出する。

【0050】図 15 に図 13 の Q7、Q8 制御回路 74 が示されている。この Q7、Q8 制御回路 74 は 50 Hz の低周波オン・オフモード用パルス形成回路 83 と例えば 20 kHz の高周波オン・オフモード用パルス形成回路 84 とモード切換スイッチ 85、86、87、88 とから成る。低周波オン・オフモードパルス形成回路 83 は、ライン 81 の入力電圧検出信号に基づいて図 18

(H) (I) に示すように電源電圧 V_{in} に同期したパルス形成し、第 7 及び第 8 のスイッチ Q7、Q8 の制御端子に供給する。高周波オン・オフモード用パルス形成回路 84 は、ライン 82 の三角波電圧 V_t 即ち搬送波に基づいて図 20 (D) (E) に示すパルス形成し、第 7 及び第 8 のスイッチ Q7、Q8 に供給する。図 15 のモード切換スイッチ 85、86 は非変換モードの時にオンになる。モード切換スイッチ 87、88 は降圧モードと昇圧モードとの両方でオンになる。なお、モード切換スイッチ 85、86、87、88 を省き、低周波オン・オフモード用パルス形成回路 83 の出力と高周波オン・オフモード用パルス形成回路 84 の出力との両方をライン 25、26 に供給することができる。

【0051】図 16 は図 15 の低周波オン・オフモード用パルス形成回路 83 の詳細を示す。この低周波オン・オフモード用パルス形成回路 83 は、2 つのコンパレータ 89、90 と、2 つの基準電圧源 91、92 と、OR ゲート 93 と、3 つのタイマ 94、95、96 とから成る。コンパレータ 89 はライン 81 の 50 Hz の正弦波と基準電圧源 91 の基準電圧 V_a とを比較し、基準電圧 V_a よりもライン 81 の正弦波電圧が高くなった時点を示すパルスを図 18 の t_1 時点で発生する。また、コンパレータ 90 はライン 81 の正弦波と基準電圧源 92 の基準電圧 V_b とを比較し、正弦波が基準電圧 V_b よりも低くなった時点を示すパルスを図 18 の t_6 時点で発生する。基準電圧 V_a 、 V_b は図 18 (A) に示すように正弦波の零レベルの近傍に設定されている。また、コンパレータ 89、90 は出力段にトリガ信号形成回路（微分回路）を含み、図 18 の t_1 、 t_6 時点でトリガパルスを発生する。図 16 の OR ゲート 93 は 2 つのコンパレータ 89、90 の出力をタイマ 94、95 に送る。タイマ 94 は 2 つのコンパレータ 89、90 から発生するトリガパルスにตอบสนองして図 18 (H) に示す時間幅 T_a のパルスを発生する。この時間幅 T_a は、第 1～第 6 のスイッチ Q1～Q6 のターンオン時点を含むように設定されている。図 18 (H) に示すタイマ 94 の出力は第 7 のスイッチ Q7 の制御パルスとして使用される。タイマ 95 はコンパレータ 89、90 の出力トリガパルスにตอบสนองして図 18 の $t_1 \sim t_2$ 期間及び $t_6 \sim t_7$ 期間を示す時間幅 T_b のパルスを形成する。タイマ 96 はタイマ

95 の出力パルスの後縁時点 t_2 及び t_7 にตอบสนองして図 18 (I) の $t_2 \sim t_4$ 期間及び $t_7 \sim t_9$ 期間を示す時間幅 T_c の低レベルパルスを発生する。タイマ 96 の出力は第 8 のスイッチ Q8 の制御信号となる。図 18 から明らかなように第 1～第 6 のスイッチ Q1～Q6 のターンオン時点 t_3 、 t_8 を含むように図 18 (H)

(I) の Q7、Q8 制御パルスが形成される。第 7 及び第 8 のスイッチ Q7、Q8 のオン・オフによる作用効果の詳細は追って説明する。

【0052】図 17 は図 15 の高周波オン・オフモード用パルス形成回路 84 の詳細を示す。この高周波オン・オフモード用パルス形成回路 84 は、第 1～第 4 のタイマ 97、98、99、100 から成る。第 1 のタイマ 97 はライン 82 によって供給される図 20 (A) に示すのこぎり波状の三角波電圧 V_t の立上り時点 t_0 にตอบสนองして三角波電圧 V_t の 1 周期よりも幾らか短い所定時間 T_0 を計測し、この終りの時点でトリガパルスを発生する。三角波電圧 V_t は急速に垂直に立上り、しかる後徐々に低下するので、図 13 の第 1～第 3 のコンパレータから高周波のオン・オフ制御パルスを送出する時に、オン・オフ制御パルスの立上り時点を描えることができる。図 17 の第 2 のタイマ 98 は第 1 のタイマ 97 の出力パルスにตอบสนองして図 20 (C) に示す $t_1 \sim t_6$ 期間の時間幅 T_a のパルスを発生し、第 7 のスイッチ Q7 に供給する。第 3 のタイマ 99 は第 1 のタイマ 97 の出力にตอบสนองして図 20 の $t_1 \sim t_2$ 期間に相当する時間幅 T_b のパルスを発生する。第 4 のタイマ 100 は第 3 のタイマ 99 の出力パルスの後縁にตอบสนองして図 20 (D) に示す $t_2 \sim t_5$ 期間の時間幅 T_c の低レベルパルスを発生し、第 8 のスイッチ Q8 に供給する。本実施例において、図 17 の第 2、第 3 及び第 4 のタイマ 98、99、100 は図 16 のタイマ 94、95、96 と実質的に同様に機能する。しかし、図 17 のタイマ 98、99、100 の時間幅を図 16 のタイマ 94、95、96 の時間幅と異なる値に設定することもできる。また、タイマ 97～100 を、変換回路 1a の入力又は出力の電流又は電圧の大きさに応じて出力パルス幅が変化する可変タイマとすることもできる。

【0053】図 13 のモード切換スイッチ 75 は直流電圧及び力率改善指令値 V_{rc} を第 2 のコンパレータ 54 に選択的に送るものである。モード切換スイッチ 76 は方形波発生器 46 の出力を第 2 のコンパレータ 54 に選択的に送るものである。本実施例では降圧モードと昇圧モードの時に切換スイッチ 75 がオンになり、非変換モードの時に切換スイッチ 76 がオンになる。

【0054】この第 2 の実施例の電力変換装置の基本的動作は第 1 の実施例と同一であって、非変換モードと降圧モードと昇圧モードとを選択的に得ることができる。第 2 の実施例では、図 13 の第 2 のコンパレータ 54 にモード切換スイッチ 75 を介して直流電圧及び力率改善

指令値 V_{rc} を入力させることができると共に、モード切換スイッチ 76 を介して方形波電圧 V_s を入力させることができる。スイッチ 75 がオンの時には第 2 のコンパレータ 54 は第 1 の実施例と同様な出力を発生する。他方、スイッチ 76 がオンの時には、第 2 のコンパレータ 54 は図 18 (D) に示すように入力電圧と同一の周期で第 3 のスイッチ Q3 のオン・オフ制御信号を発生する。第 2 の実施例の降圧モード時には、第 1、第 2 及び第 3 のコンパレータ 53、54、55 と第 1、第 2 及び第 3 の逆相信号形成回路 56、57、58 とから図 5 (B) ~ (G) と同様な出力が得られる。また、昇圧モード時には、第 1、第 2 及び第 3 のコンパレータ 53、54、55 と第 1、第 2 及び第 3 の逆相信号形成回路 56、57、58 から図 6 (B) ~ (G) と同様な出力が得られる。

【0055】次に、第 2 の実施例による第 1 ~ 第 6 のスイッチ Q1 ~ Q6 のゼロボルトスイッチング動作及び寄生容量 C1 ~ C6 による損失を低減する動作を図 21 を参照して説明する。なお、図 21 は降圧モードにおける一部期間の第 1 ~ 第 8 のスイッチ Q1 ~ Q8 のオン・オフ状態及び電圧 V_{q1} ~ V_{q8} とインダクタ L_r に流れる共振電流 I_{cr} とを示す。この図 21 において第 1 ~ 第 8 のスイッチ Q1 ~ Q8 のオン期間は斜線によって示されている。なお、図 21 の t_1 、 t_2 、 t_3 、 t_5 、 t_6 、 t_7 時点は図 20 の t_1 、 t_2 、 t_3 、 t_4 、 t_5 、 t_6 時点に対応している。以下、図 21 の各区間の動作を詳しく説明する。なお、電流経路は回路素子の符号のみによって示すこともある。

【0056】

【 $t_0 \sim t_1$ 区間】図 21 に示す降圧モードの動作は図 5 に示す動作の一部を変形したものとなる。 $t_0 \sim t_1$ 区間においては、第 1、第 4、第 6 及び第 8 のスイッチ Q1、Q4、Q6、Q8 がオンであり、第 2、第 3、第 5 及び第 7 のスイッチ Q2、Q3、Q5、Q7 がオフである。従って、 $3-L_1-Q_1-Q_8-C-Q_6-L_2-1$ の経路で正方向電流が負荷 11 に流れる。また、第 3 のリアクトル L_3 のエネルギー放出回路が $L_3-Q_4-Q_6-L_2-1$ の経路で生じる。

【0057】

【 $t_1 \sim t_2$ 区間】 $t_1 \sim t_2$ 区間では新たに第 7 のスイッチ Q7 がオンになる。この結果、前の $t_0 \sim t_1$ 区間の電流の他に、 $3-L_1-Q_1-L_r-Cr-Q_7-Q_6-L_2-1$ の経路の電流も流れる。即ち、 L_r-Cr の共振回路の電流 I_{cr} が図 21 (I) に示すように流れ始める。この電流 I_{cr} は徐々に増大するので、第 7 のスイッチ Q7 はゼロ電流スイッチングでオンになる。

【0058】

【 $t_2 \sim t_3$ 区間】 t_2 時点で第 8 のスイッチ Q8 がオフになる。 L_r-Cr 共振回路に対してオフ期間中の第 2、第 3 及び第 5 のスイッチ Q2、Q3、Q5 の寄生容

量 C2、C3、C5 が並列に接続されるので、寄生容量 C2、C3、C5 の放電が生じる。即ち、 $C_2-Q_1-L_r-Cr-Q_7$ の経路で C2 の放電が生じ、 $C_3-L_r-Cr-Q_7-Q_4$ の経路で C3 の放電が生じ、 $C_5-L_r-Cr-Q_7-Q_6$ の経路で C5 の放電が生じる。この結果、第 2、第 3 及び第 5 のスイッチ Q2、Q3、Q5 の電圧 V_{q2} 、 V_{q3} 、 V_{q5} が図 21 (B) (C)

(E) に示すように t_2 時点から徐々に低下し、 t_3 時点ではほぼ零になる。なお、第 8 のスイッチ Q8 が t_2 時点でオフになると、第 8 のスイッチ Q8 の寄生容量 (図示せず) の充電が開始し、この電圧 V_{q8} は図 21 (H) に示すように徐々に高くなり、ゼロ電圧スイッチングが達成される。

【0059】

【 $t_3 \sim t_4$ 区間】 t_3 時点で第 2、第 3 及び第 5 のスイッチ Q2、Q3、Q5 がターンオン制御される。従って、 $t_3 \sim t_4$ 区間では第 1 ~ 第 7 のスイッチ Q1 ~ Q7 の全部がオン状態になる。第 2、第 3 及び第 5 のスイッチ Q2、Q3、Q5 はこれ等の電圧 V_{q2} 、 V_{q3} 、 V_{q5} がゼロの状態であるので、ゼロボルトスイッチングが達成される。また、寄生容量 C2、C3、C5 のエネルギーが L_r-Cr 共振回路に移された後に、第 2、第 3 及び第 5 のスイッチ Q2、Q3、Q5 がターンオン制御されるので、寄生容量 C2、C3、C5 の蓄積エネルギーの損失が生じない。なお、この $t_3 \sim t_4$ 区間では、 $3-L_1-Q_1-Q_5-L_2-1$ の回路、 $3-L_1-Q_1-L_r-Cr-Q_7-Q_6-L_2-1$ の回路、及び $L_3-Q_4-Q_6-L_2-1$ の回路に電流が流れる。この実施例では図 21 の $t_2 \sim t_3$ 時間が計算によって決定されているが、この代りに t_3 で直流ライン P1、P2 間の電圧が零になることを検出し、スイッチ Q2、Q3、Q5 をターンオン制御してもよい。

【0060】

【 $t_4 \sim t_5$ 区間】 $t_4 \sim t_5$ 区間の各スイッチ Q1 ~ Q8 の状態は前の $t_3 \sim t_4$ 区間と同一である。図 21 (I) に示すように t_4 時点で共振電流 I_{cr} の方向が反転する。

【0061】

【 $t_5 \sim t_6$ 区間】 t_5 時点で第 2、第 4 及び第 6 のスイッチ Q2、Q4、Q6 をターンオフ制御する。なお、 $t_5 \sim t_6$ 区間で第 1、第 3 及び第 5 のスイッチ Q1、Q3、Q5 は前の $t_4 \sim t_5$ 区間と同様にオンに保つ。第 2、第 4 及び第 6 のスイッチ Q2、Q4、Q6 をターンオフ制御すると、この寄生容量 C2、C4、C6 の充電が行われ、第 2、第 4 及び第 6 のスイッチ Q2、Q4、Q6 の電圧 V_{q2} 、 V_{q4} 、 V_{q6} が図 21 (B) (D)

(F) に示すように $t_5 \sim t_6$ 区間で徐々に上昇し、ゼロボルトスイッチングが達成される。また、ノイズ低減効果が生じる。このターンオフ時には、 $L_r-Q_1-C_2-Q_7-Cr$ から成る C2 の充電回路、 L_r-Q_3-

10

20

30

40

50

C4 - Q7 - Cr から成る C4 の充電回路、Lr - Q5 - C6 - Q7 - Cr から成る C6 の充電回路が生じる。なお、 $t_5 \sim t_6$ 区間で第 2、第 4 及び第 6 の寄生容量 C2、C4、C6 の電圧が徐々に高くなると、第 8 のスイッチ Q8 の寄生容量に基づくこの電圧 V_{q8} が図 21

(H) に示すように徐々に低下し、 t_6 でほぼゼロになる。

【0062】

【 $t_6 \sim t_7$ 区間】 t_6 時点で第 8 のスイッチ Q8 がターンオン制御される。 $t_6 \sim t_7$ 区間で第 1～第 7 のスイッチ Q1～Q7 は前の $t_5 \sim t_6$ 区間と同一状態に保たれる。第 8 のスイッチ Q8 の電圧 V_{q8} は t_6 時点でほぼゼロであるので、ゼロボルトスイッチングが達成される。この $t_6 \sim t_7$ 区間では、3-L1-Q1-Q5-L2-11 の回路で電流が流れる。

【0063】

【 t_7 以後の区間】共振電流 I_{cr} がゼロになる t_7 時点に同期して第 7 のスイッチ Q7 をターンオフ制御する。これにより、第 7 のスイッチ Q7 のゼロ電流スイッチングが達成される。 t_7 以後において第 7 のスイッチ Q7 以外のスイッチは $t_6 \sim t_7$ 区間と同一状態に保たれる。

【0064】この実施例では図 20 の t_7 時点においては共振回路によるソフトスイッチング制御を実行しない。従って、降圧モードの正の半波期間においては、第 3 及び第 5 のスイッチ Q3、Q5 のターンオン時のゼロボルトスイッチングを行っていることになる。また、本来オフに保っても差し支えない第 2 のスイッチ Q2 が高周波でオン・オフ制御されるが、ゼロボルトスイッチングであるから損失の増大をほとんど招かない。交流電源電圧 V_{in} の負の半波の期間においても、図 21 に示す正の半波の期間と同様な動作が生じる。

【0065】昇圧モードの時には、第 1 及び第 2 のスイッチ Q1、Q2 が高周波でオン・オフされ、第 5 及び第 6 のスイッチ Q5、Q6 が低周波でオン・オフされる。従って、図 21 の $t_0 \sim t_7$ 期間に相当する期間において図 22 に示すように第 1～第 8 のスイッチ Q1～Q8 及び共振電流 I_{cr} が変化する。即ち、図 22 の昇圧モードにおいては第 1 及び第 2 のスイッチ Q1、Q2 が図 21 の降圧モードの第 5 及び第 6 のスイッチ Q5、Q6 と同様に高周波でオン・オフし、図 22 の第 5 及び第 6 のスイッチ Q5、Q6 が図 21 の第 1 及び第 2 のスイッチ Q1、Q2 と同様に動作する。昇圧モードにおいても第 7 及び第 8 のスイッチ Q7、Q8 が降圧モード時と同様にオン・オフ制御され、且つ $t_3 \sim t_5$ 期間に第 1～第 6 のスイッチ Q1～Q6 の全部が同時にオンになるので、ゼロボルトスイッチングが達成される。

【0066】図 18 に示す非変換モードにおいても図 18 (H) (I) に示すように第 7 及び第 8 のスイッチ Q7、Q8 がオン・オフ制御されるので、第 1～第 6 のス

イッチ Q1～Q6 のターンオン時、ターンオフ時に降圧モード、昇圧モードと同様な効果が得られる。

【0067】第 2 の実施例は上述のように第 1～第 6 のスイッチ Q1～Q6 のソフトスイッチングが可能になり、電力損失の低減及びノイズの低減が達成される。また、非変換モードの場合には、図 18 に示すように第 1 の実施例と同様に単位時間当りのスイッチング回数が少なくなり、効率が向上する。また、降圧モードの時には図 19 (F) (G) に示すように第 1 及び第 2 のスイッチ Q1、Q2 の半波期間、昇圧モードの時には第 5 及び第 6 のスイッチ Q5、Q6 の半波期間が低周波動作となり、全期間において全スイッチが PWM パルスで高周波オン・オフ制御される従来の装置に比べてスイッチング回数が少なくなり、損失が低減する。

【0068】

【第 3 の実施例】図 23 はスイッチング損失及びノイズ低減回路を変形した第 3 の実施例の電力変換装置を示す。この電力変換装置の電力変換回路 1b は、ソフトスイッチング回路を構成するために、第 7、第 8 及び第 9 のスイッチ Q7、Q8、Q9 と、1 次巻線 N1 及び 2 次巻線 N2 を有するトランス Tr と、2 つのダイオード D11、D12 とを有する。第 8 のスイッチ Q8 は第 2 の実施例と同様に変換用コンデンサ C に直列に接続されている。インダクタとして機能する 1 次巻線 N1 の一端は一方の直流ライン P1 に接続され、他端は第 7 のスイッチ Q7 を介して他方の直流ライン P2 に接続されている。第 9 のスイッチ Q9 の一端は 1 次巻線 N1 と第 7 のスイッチ Q7 との接続点に接続され、他端は第 8 のスイッチ Q8 とコンデンサ C との接続点に接続されている。1 次巻線 N1 に電磁結合された 2 次巻線 N2 の一端は第 7 及び第 9 のスイッチ Q7、Q9 の相互接続点に接続され、この他端はダイオード D11、D12 の相互間に接続されている。ダイオード D11 は 2 次巻線 N2 の他端とコンデンサ C の一端との間に接続されている。ダイオード D12 はコンデンサ C の他端と 2 次巻線 N2 の他端との間に接続されている。

【0069】図 23 の制御回路 2b は、図 2 の制御回路 2 に図 24 に示す第 7、第 8 及び第 9 のスイッチ Q7、Q8、Q9 の制御信号形成回路 74a を付加したものである。Q7、Q8、Q9 制御信号形成回路 74a は図 13 の Q7、Q8 制御回路 74 と同様な原理で形成されており、図 25 (D) (E) (F) の制御信号を形成するために第 1、第 2、第 3 及び第 4 のタイマ 101、102、103、104 を有する。第 1 のタイマ 101 は、図 13 の三角波発生器 52 と同一のものの三角波電圧 V_t に応答して図 25 の $t_0 \sim t_1$ の時間幅 T11 を計測する。第 2 のタイマ 102 は第 1 のタイマ 101 の出力パルスの後縁に응答して図 25 (D) に示す $t_1 \sim t_3$ 期間の時間幅 T12 のパルスを発生する。第 3 のタイマ 103 は第 1 のタイマ 101 の出力パルスの後縁に응答して

図 25 (E) に示す $t_1 \sim t_4$ 期間の時間幅 T_3 の負パルスが発生する。第 4 のタイマ 104 は第 2 のタイマ 102 の出力パルスの後縁にตอบสนองして図 25 (F) に示す $t_3 \sim t_4$ 期間の時間幅 T_{14} のパルスが発生する。第 2、第 3 及び第 4 のタイマ 102、103、104 の出力は第 7、第 8 及び第 9 のスイッチ Q_7 、 Q_8 、 Q_9 の制御端子に供給される。第 1～第 6 のスイッチ $Q_1 \sim Q_6$ は各モードにおいて第 1 の実施例又は第 2 の実施例と同様にオン・オフ制御される。

【0070】図 25 は第 3 の実施例の電力変換装置を昇圧モードで動作させた場合の正の半波期間における第 1 のコンパレータ 53 の入力、第 1、第 2、第 7、第 8 及び第 9 のスイッチ Q_1 、 Q_2 、 Q_7 、 Q_8 、 Q_9 の制御信号を示す。なお、図 25 の第 3 の実施例では図 25

(B) のコンパレータ 53 の正相信号によって第 2 のスイッチ Q_2 をオン・オフ制御し、逆相信号形成回路 56 の出力に基づいて第 1 のスイッチ Q_1 をオン・オフ制御している。第 7 のスイッチ Q_7 を第 2 のスイッチ Q_2 のターンオン時点 t_2 よりも前に第 7 のスイッチ Q_7 をターンオン制御し、第 8 のスイッチ Q_8 をターンオフ制御すると、 $3-L_1-Q_1-N_1-Q_7-Q_6-L_2-1$ の回路で 1 次巻線 N_1 に電圧が印加される。2 次巻線 N_2 は 1 次巻線 N_1 に電磁結合されているので、ここに電圧が発生し、 $N_2-D_{11}-C-Q_7$ の回路に電流が流れる。2 次巻線 N_2 はコンデンサ C で等価的に短絡された状態になり、1 次巻線 N_1 の電圧即ち一對の直流ライン P_1 、 P_2 間の電圧もほぼ零になる。第 1～第 6 のスイッチ $Q_1 \sim Q_6$ の内でオフ期間中のスイッチの寄生容量 $C_1 \sim C_6$ の内の例えば C_2 のエネルギーは $C_2-Q_1-N_1-Q_7$ の閉回路で放出され、コンデンサ C に帰還され、第 2 のスイッチ Q_2 の電圧 V_{q2} が零になる。図 25 において、第 2 のスイッチ Q_2 はこの電圧が零になる t_2 時点でターンオン制御される。これにより、第 2 のスイッチ Q_2 のゼロボルトスイッチングが達成される。第 2 のスイッチ Q_2 のターンオンと同時に又はこの後で第 9 のスイッチ Q_9 を図 25 (F) に示すようにオンにし、第 7 のスイッチ Q_7 をオフにする。図 25 の $t_3 \sim t_4$ 期間には $3-L_1-Q_2-D_7-N_2-Q_5-L_2-1$ の回路で 1 次巻線 N_1 に電圧が印加され、 $N_2-Q_9-C-D_{12}$ の回路でコンデンサ C が充電される。これにより、コンデンサ C の電圧 V_c は徐々に上昇し、逆に第 8 のスイッチ Q_8 の電圧 V_{q8} は徐々に低くなり、図 25 の t_4 時点でほぼ零になる。そこで、図 25 の t_4 時点で第 8 のスイッチ Q_8 をターンオン制御する。この結果、第 8 のスイッチ Q_8 のゼロボルトスイッチングが達成される。

【0071】電源電圧 V_{in} の負のサイクルの期間には、第 1 のスイッチ Q_1 のターンオン時にゼロボルトスイッチングが達成される。また、第 3 及び第 4 のスイッチ Q_3 、 Q_4 のターンオン時のゼロボルトスイッチングも第

1 及び第 2 のスイッチ Q_1 、 Q_2 と同様に行われる。また、降圧モードにおける第 5 及び第 6 のスイッチ Q_5 、 Q_6 のゼロボルトスイッチングも昇圧モード時の第 1 及び第 2 のスイッチ Q_1 、 Q_2 と同様に行われる。従って、第 3 の実施例によっても第 2 の実施例と同様な効果を得ることができる。

【0072】

【第 4 の実施例】第 4 の実施例の電力変換装置は第 1 の実施例の制御回路 2 を図 26 の制御回路 2C に変形したものであり、この他は第 1 の実施例と同一に構成したものである。図 11 の制御回路 2C は、図 2 の制御回路 2 の切換スイッチ 48、49、50、51 の代わりに第 1、第 2 及び第 3 の演算回路 47a、48a、49a と第 1 及び第 2 のリミッタ 50a、51a を設けた他は図 2 と同一に構成したものである。

【0073】第 1 の演算回路 47a は、コンバータ電圧指令値発生手段 44、インバータ電圧指令値発生手段 45、及び方形波発生器 46 に接続されており、 $V_{rc}+V_s-V_{ri}$ の演算を実行する。即ち、第 1 の演算回路 47a は加算器と減算器とを含み、コンバータ電圧指令値 V_{rc} に方形波電圧 V_s を加算した値からインバータ電圧指令値 V_{ri} を減算する。なお、加算と減算の順序を逆にして $V_{rc}-V_{ri}+V_s$ とすることもできる。この第 1 の演算回路 47a は、インバータ電圧指令値 V_{ri} の変化に対応して第 1 及び第 2 のスイッチ Q_1 、 Q_2 の高周波オン・オフ動作又は低周波オン・オフ動作を自動的に選択する機能を有する。

【0074】第 2 の演算回路 48a はコンバータ電圧指令値発生手段 44 とインバータ電圧指令値発生手段 45 と方形波発生器 46 とに接続されており、 $V_{ri}+V_s-V_{rc}$ の演算を実行する。即ち、第 2 の演算回路 48a は加算器と減算器とを含み、インバータ電圧指令値 V_{ri} に方形波電圧 V_s を加算した値からコンバータ電圧指令値 V_{rc} を減算する。なお、加算と減算の順序を逆にして $V_{ri}-V_{rc}+V_s$ とすることもできる。この第 2 の演算回路 48a はインバータ電圧指令値 V_{ri} の変化に対応して第 5 及び第 6 のスイッチ Q_5 、 Q_6 の高周波オン・オフ動作又は低周波オン・オフ動作を自動的に選択する機能を有する。

【0075】第 1 のリミッタ 50a は第 1 の演算回路 47a の出力を方形波電圧 V_s の高レベル $+V_s$ と低レベル $-V_s$ の範囲に制限して第 1 のスイッチ制御指令値 V_{r1} を出力する。なお、 V_{r1} は入力段スイッチ Q_1 、 Q_2 の発生電圧指令値と呼ぶこともできる。

【0076】第 2 のリミッタ 51a は第 2 の演算回路 48a の出力を方形波電圧 V_s の高レベル $+V_s$ と低レベル $-V_s$ の範囲に制限して第 2 のスイッチ制御指令値 V_{r3} を出力する。なお、 V_{r3} を出力段スイッチ Q_5 、 Q_6 の発生電圧指令値と呼ぶこともできる。

【0077】第 3 の演算回路 49a はインバータ電圧指

令値発生手段 45 と第 2 のリミッタ 51 とに接続され、 $V_{r3}-V_{ri}$ の演算を実行する。即ち、第 3 の演算回路 49a は減算器であって、第 2 のスイッチ制御指令値 V_{r3} からインバータ電圧指令値 V_{ri} を減算してコンデンサ電圧及び力率改善指令値 V_{r2} を発生する。なお、 V_{r2} を中間スイッチ Q3、Q4 の発生電圧指令値と呼ぶこともできる。コンデンサ C の電圧 V_c の $1/2$ の電位を基準にして、第 1 及び第 2 のスイッチ Q1、Q2 の相互接続点 8 の基本波の電圧を $V1'$ 、第 3 及び第 4 のスイッチ Q3、Q4 の相互接続点 9 の基本波の電圧を $V2'$ 、第 5 及び第 6 のスイッチ Q5、Q6 の相互接続点 10 の基本波の電圧を $V3'$ とした時に、この $V1'$ 、 $V2'$ 、 $V3'$ とスイッチ制御指令値 V_{r1} 、 V_{r2} 、 V_{r3} との関係は、

$$V1' = (V_c / 2) V_{r1},$$

$$V2' = (V_c / 2) V_{r2},$$

$$V3' = (V_c / 2) V_{r3},$$

$$V_{inv} = V3' - V2',$$

$$V_{conv} = V1' - V2' \text{ となる。}$$

【0078】第 1 のコンパレータ 53 は第 1 のリミッタ 50a と三角波発生器 52 とに接続され、指令値 V_{r1} と三角波電圧 V_t とを比較してライン 12 に第 1 のスイッチ Q1 のオン・オフ制御信号を 2 値形式で出力する。

【0079】第 2 のコンパレータ 54 は第 3 の演算回路 49a と三角波発生器 52 とに接続され、指令値 V_{r2} と三角波電圧 V_t とを比較してライン 14 に第 3 のスイッチ Q3 のオン・オフ制御信号を 2 値形式で出力する。

【0080】第 3 のコンパレータ 55 は第 2 のリミッタ 51a と三角波発生器 52 とに接続され、指令値 V_{r3} と三角波電圧 V_t とを比較してライン 16 に第 5 のスイッチ Q5 のオン・オフ制御信号を 2 値形式で出力する。

【0081】図 26 の実施例によれば、モード切換が容易になる。なお、第 2 の実施例の図 13 の制御回路 2a 及び第 3 の実施例の制御回路 2b を図 26 の制御回路 2c のように変形することもできる。

【0082】

【変形例】本発明は、上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 各実施例において図 27 (D) (E) に示すように非変換モードにおいて第 3 及び第 4 のスイッチ Q3、Q4 をオフに保つことができる。また、図 27

(D) (E) で点線で示すように、非変換モードにおいて第 3 及び第 4 のスイッチ Q3、Q4 を第 1、第 2、第 5 及び第 6 のスイッチ Q1、Q2、Q5、Q6 と同様に低周波 (50Hz) でオン・オフすることができる。

(2) 図 1、図 12、又は図 23 の電力変換回路 1、1a 又は 1b を複数個 (例えば 3 個) 並列的に接続して多相 (例えば 3 相) の電力変換装置にすることができる。

(3) 図 12 のインダクタ L_r とコンデンサ C_r と 2

つのスイッチ Q7、Q8 とから成るソフトスイッチング回路即ち DC リンク回路又は図 23 のトランス T_r と 3 つのスイッチ Q7、Q8、Q9 とダイオード D11、D12 とコンデンサ C とから成るソフトスイッチング回路を AC-DC コンバータの出力直流ライン間、又はインバータの入力直流ライン間に接続し、コンバータ又はインバータのスイッチをソフトスイッチングさせることができる。即ち、一般的なハーフブリッジ型又はフルブリッジ型コンバータ又はインバータの一对の直流ライン間に図 13 又は図 23 のソフトスイッチング回路を設けることができる。

(4) 図 1 の電力変換回路 1 において第 1～第 6 のスイッチ Q1～Q6 又は一对のライン P1、P2 間の寄生容量が大きい時には、個別コンデンサ C を省き、寄生容量をコンデンサとして使用することができる。

(5) 図 12 及び図 23 の電力変換回路 1a、1b において寄生容量 C1～C6 の代り又はこれに付加して外部コンデンサを各スイッチ Q1～Q6 に並列に接続し、ノイズ低減及びターンオフ時のスイッチング損失の低減に使用することができる。

(6) 非変換モードと降圧モードと昇圧モードとの全部を得るように構成しないで、非変換モードと降圧モードとの 2 つを得るように構成すること、また、非変換モードと昇圧モードとの 2 つを得るように構成すること、また、降圧モードと昇圧モードとの 2 つを得るように構成することができる。

(7) 制御回路 2、2a、2b の多くの部分をデジタル回路で構成することができる。

(8) 第 1 の実施例において、第 1 及び第 2 のスイッチ Q1、Q2 のオン期間の相互間、第 3 及び第 4 のスイッチ Q3、Q4 のオン期間、第 5 及び第 6 のスイッチ Q5、Q6 のオン期間の相互間にデッドタイム (休止期間) を設けてストレージによる短絡を防止してもよい。また、第 2 の実施例において、全スイッチ Q1～Q6 を同時にオンにしないターンオン、及びターンオフ時に一对のスイッチの相互間にデッドタイムを設けることができる。

(9) リアクトル $L1$ 、 $L2$ 、 $L3$ のいずれか 1 つ又は 2 つを省くことができる。

(10) 変換用コンデンサ C を直流電源にすることができる。

(11) 第 2 及び第 3 の実施例の第 7～第 9 のスイッチ Q7～Q9 のオン・オフのタイミングをタイマ又は可変タイマで決定せずに、三角波電圧 V_t とこれを横切る電圧レベルとの比較に基づいて決定することができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例の電力変換装置を示す回路図である。

【図 2】図 1 の制御回路を示すブロック図である。

【図 3】図 1 の変換回路の等価回路図である。

【図 4】 非変換モード時の電源電圧と第 1～第 6 のスイッチのオン・オフ状態とを示す波形図である。

【図 5】 降圧モード時の電源電圧と第 1～第 6 のスイッチのオン・オフ状態とを示す波形図である。

【図 6】 昇圧モード時の電源電圧と第 1～第 6 のスイッチのオン・オフ状態とを示す波形図である。

【図 7】 図 2 の方形波発生器の入力及び出力を示す波形図である。

【図 8】 降圧モード時の図 2 の第 3 のコンパレータの入力と第 5 及び第 6 のスイッチのオン・オフ状態とを示す波形図である。

【図 9】 非変換モード時の三角波電圧と各コンパレータの入力との関係を示す波形図である。

【図 10】 降圧モード時の三角波電圧と各コンパレータの入力との関係を示す波形図である。

【図 11】 昇圧モード時の三角波電圧と各コンパレータの入力との関係を示す波形図である。

【図 12】 第 2 の実施例の電力変換装置を示す回路図である。

【図 13】 図 12 の制御回路を詳しく示すブロック図である。

【図 14】 図 13 のコンパレータ及び逆相信号形成回路に接続されたタイミング調整回路を示すブロック図である。

【図 15】 図 13 のスイッチ Q7、Q8 制御回路を示すブロック図である。

【図 16】 図 15 の低周波オン・オフ用パルス形成回路を示すブロック図である。

【図 17】 図 15 の高周波オン・オフ用パルス形成回路を示すブロック図である。

【図 18】 第 2 の実施例の非変換モード時の入力電圧と第 1～第 8 のスイッチの制御信号とを示す波形図であ

る。

【図 19】 第 2 の実施例の降圧モード時の入力電圧と図 14 の各部の状態を示す波形図である。

【図 20】 第 2 の実施例の降圧モード時の第 3 のコンパレータの入力及び第 5～第 8 のスイッチの制御信号を示す波形図である。

【図 21】 第 2 の実施例の降圧モード時の図 20 の $t_1 \sim t_7$ における各スイッチ Q1～Q8 の電圧変化と共振電流を示す波形図である。

【図 22】 第 2 の実施例の昇圧モード時の各スイッチ Q1～Q8 と共振電流を図 21 の $t_1 \sim t_7$ 期間と同様に示す波形図である。

【図 23】 第 3 の実施例の電力変換装置を示す回路図である。

【図 24】 図 23 の制御回路に含まれているスイッチ Q7、Q8、Q9 制御回路を示すブロック図である。

【図 25】 第 3 の実施例の昇圧モード時における第 1 のコンパレータの入力とスイッチ Q2、Q1、Q7、Q8、Q9 の制御信号とを示す波形図である。

【図 26】 第 4 の実施例の制御回路を示すブロック図である。

【図 27】 第 1 の実施例の電力変換装置の変形例の入力電圧と各スイッチ Q1～Q6 の制御信号とを示す波形図である。

【符号の説明】

1、1a、1b 電力変換回路

2、2a、2b 制御回路

Q1～Q9 スイッチ

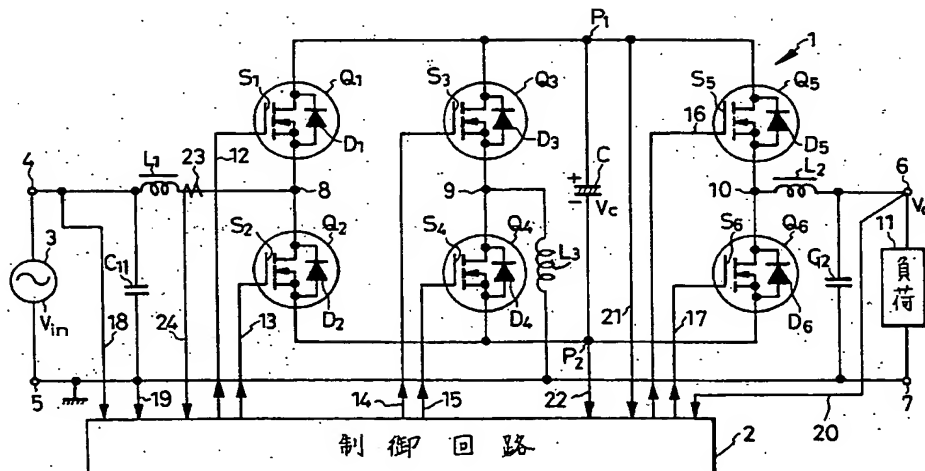
C コンデンサ

L1～L3 リアクトル

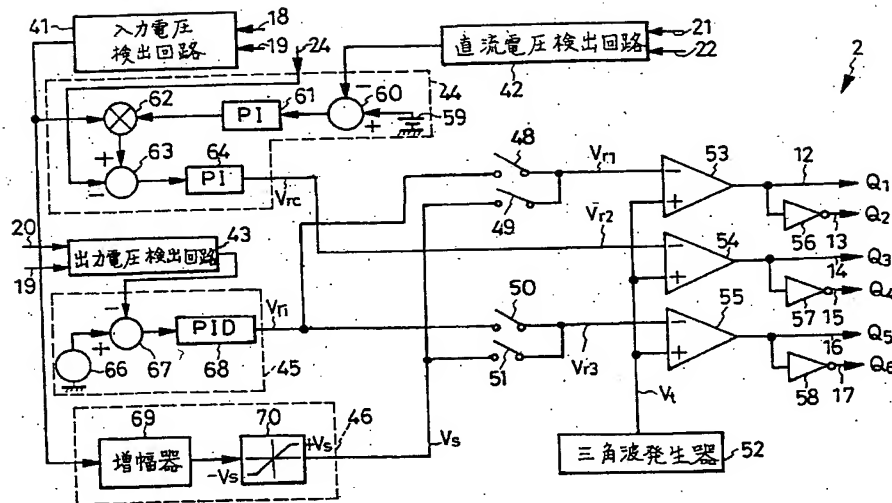
Lr 共振用インダクタ

Cr 共振用コンデンサ

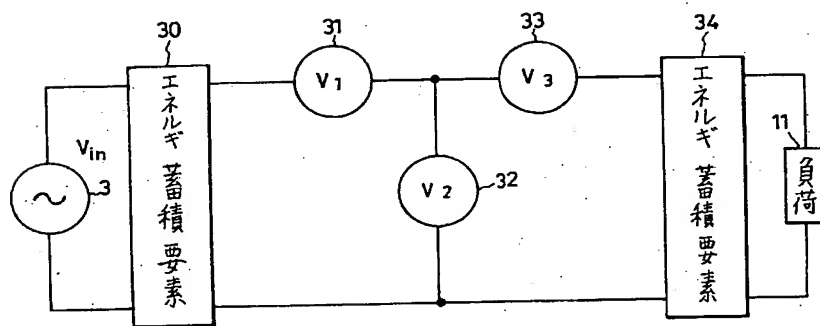
【図 1】



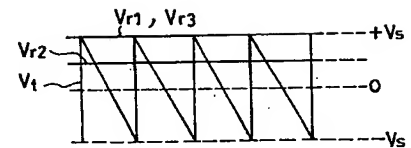
【図2】



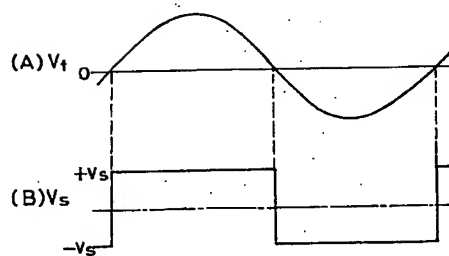
【図3】



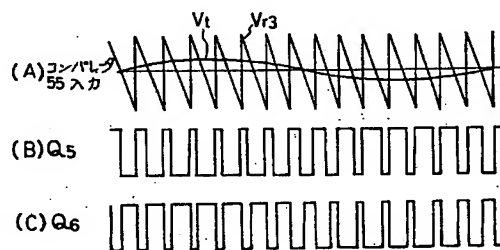
【図9】



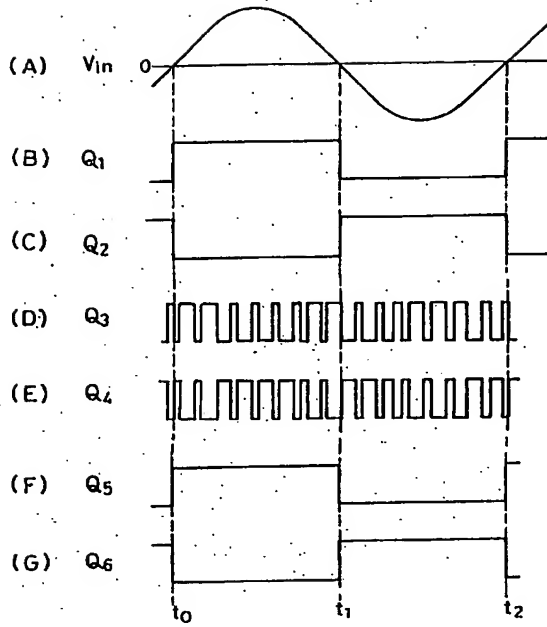
【図7】



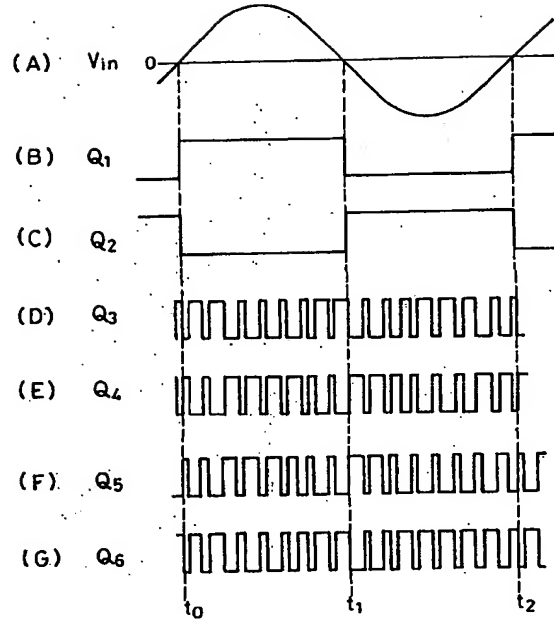
【図8】



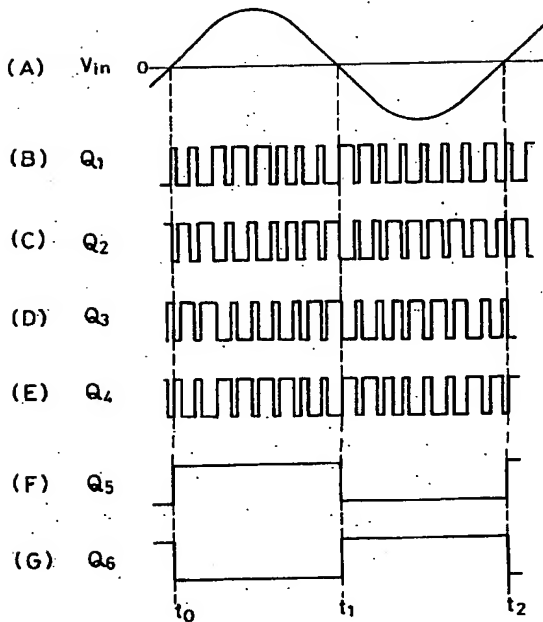
【図 4】



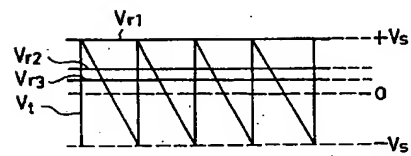
【図 5】



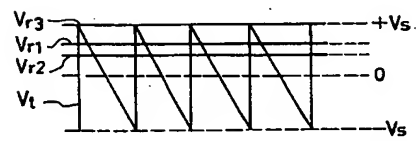
【図 6】



【図 10】



【図 11】



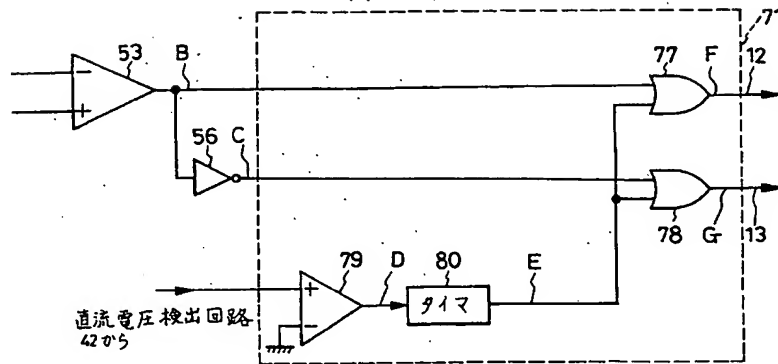
The diagram shows a six-transistor bridge inverter circuit. The main circuit consists of six transistors (Q1-Q6) arranged in a bridge configuration, with anti-parallel diodes (D1-D6). The bridge is driven by a control circuit (控制回路) which provides gate signals to the transistors. The output of the bridge is connected to a load (负载) through a transformer (Lr) and a capacitor (Cr). The control circuit includes a transformer (L1) and a capacitor (C1) connected to the input voltage (Vin). The output voltage (Vc) is measured across the load. The diagram is labeled with various components and terminals, including P1, P2, and 2a.

Figure 1 is a block diagram of a control system for a three-phase inverter. The system includes the following components and connections:

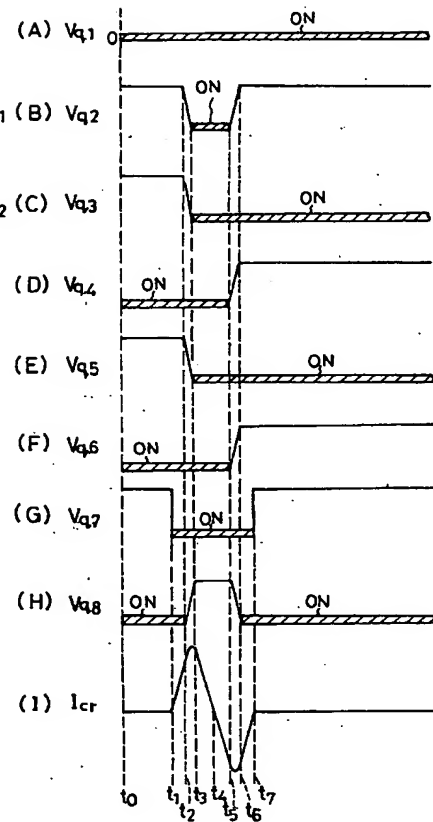
- Input Voltage Detection Circuit (18, 19, 20, 21, 22):** Detects the input voltage and provides feedback signals to the PI and PID controllers.
- DC Voltage Detection Circuit (42):** Detects the DC link voltage and provides feedback to the PI controller.
- PI Controller (61, 62, 63, 64):** Processes the input and DC voltage feedback signals to generate the reference voltage V_{ri} .
- PID Controller (66, 67, 68):** Processes the output voltage feedback signal to generate the reference voltage V_{ri} .
- Amplifier (69, 70):** Amplifies the reference voltage V_{ri} to produce the control signal V_c .
- Triangular Wave Generator (52):** Generates the triangular carrier wave V_t .
- Control Circuit (81, 82):** Generates the switching signals $Q_1, Q_2, Q_3, Q_4, Q_5, Q_6$ for the inverter and Q_7, Q_8 for the load.

The inverter (Q1-Q6) and the load (Q7, Q8) are driven by the switching signals to produce the output voltage V_o .

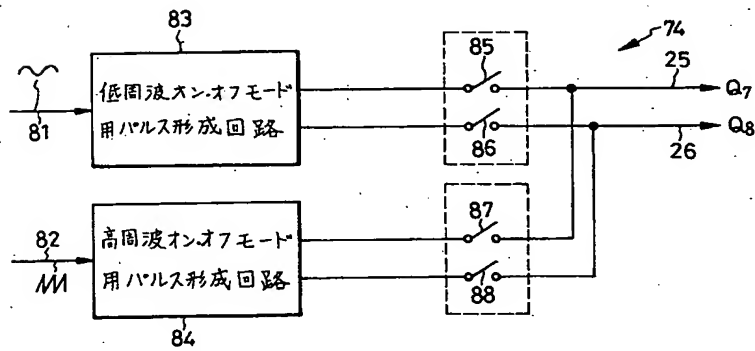
【図 14】



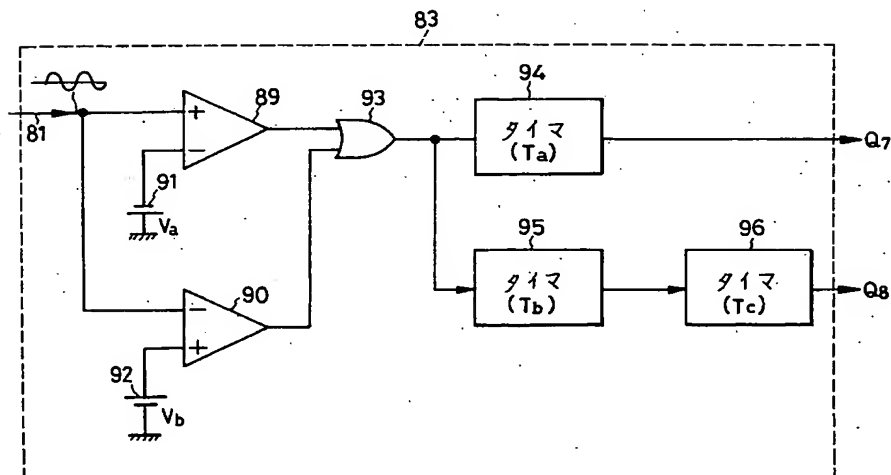
【図 21】



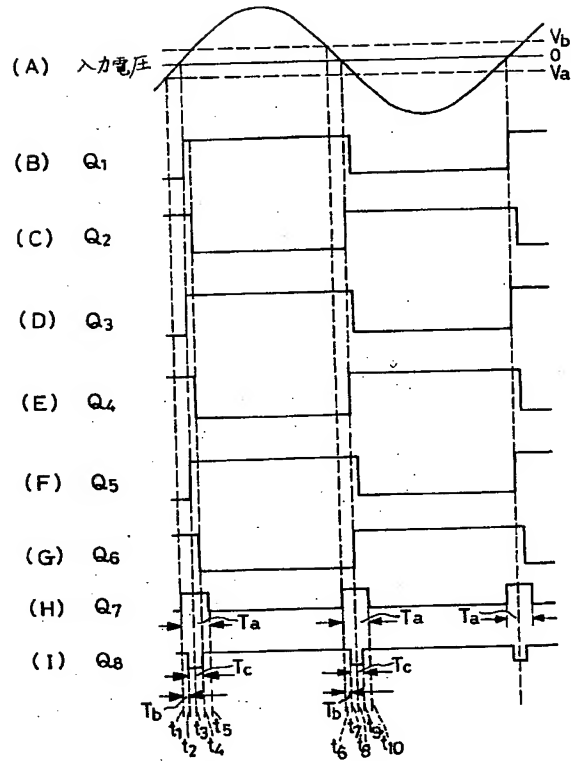
【図 15】



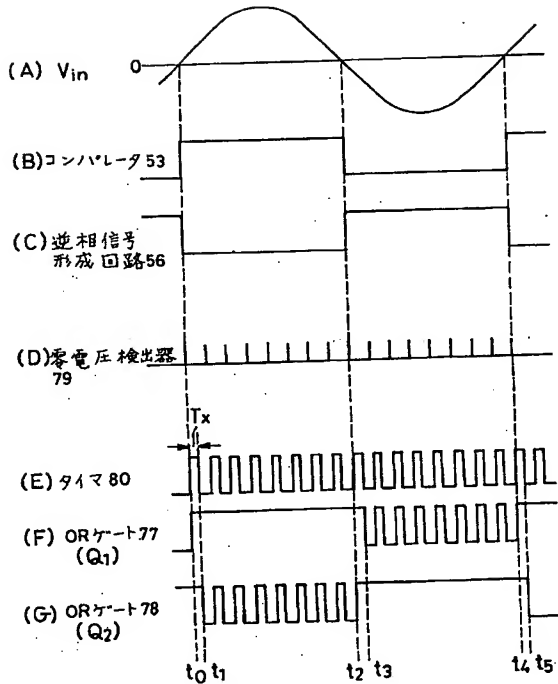
【図 16】



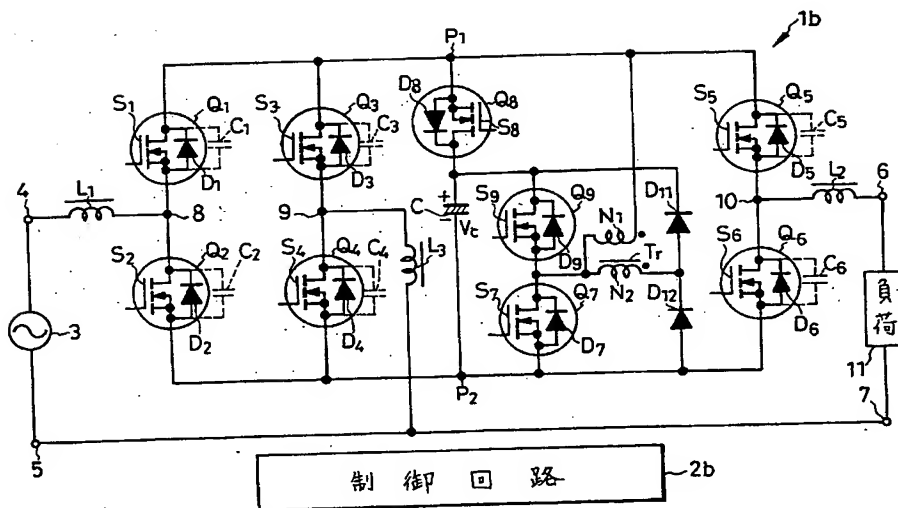
【図18】



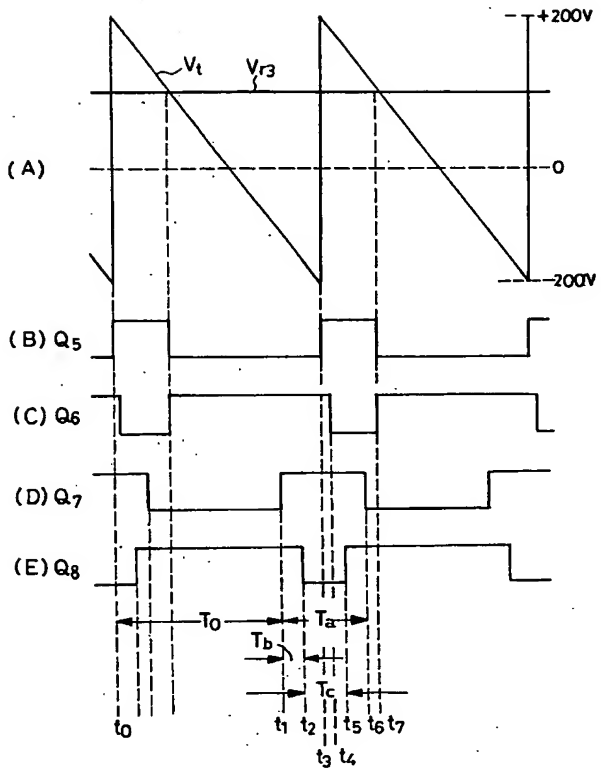
【図19】



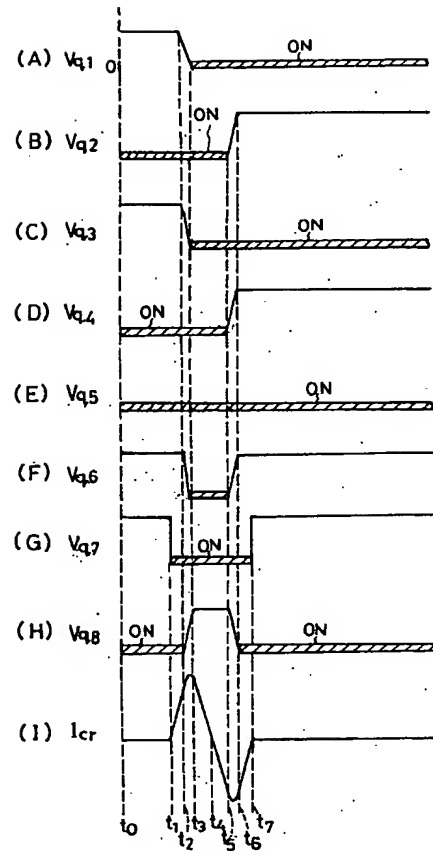
【図23】



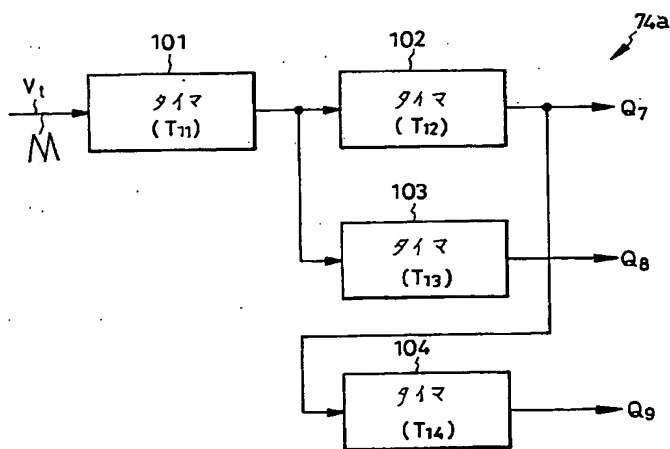
【図 20】



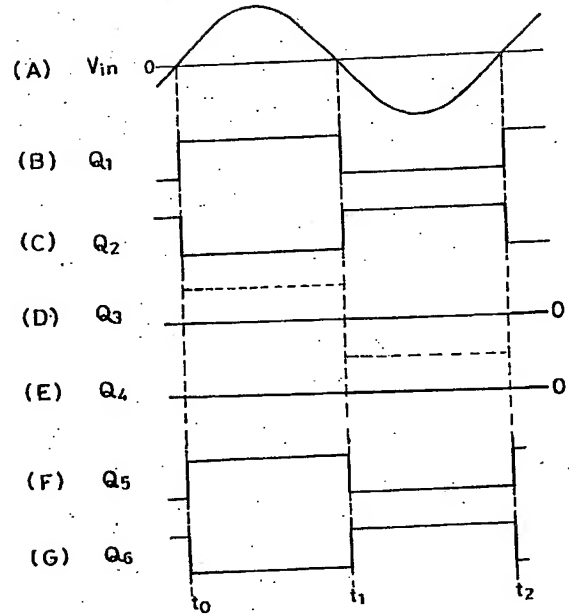
【図 22】



【図 24】



【图 27】



【図 26】

